Министерство транспорта РФ

Федеральное государственное автономное образовательное учреждение высшего образования "Российский университет транспорта"

Кафедра: «Системы управления транспортной инфраструктурой»
(название кафедры)

Авторы: Лунев С.А., к.т.н, доц.
(ф.и.о., ученая степень, ученое звание)

ЗАДАНИЕ НА КУРСОВУЮ РАБОТУ С МЕТОДИЧЕСКИМИ УКАЗАНИЯМИ ПО ВЫПОЛНЕНИЮ

«Микропроцессорные информационно-управляющие системы»

(название дисциплины)

Направление/специальность: **23.05.05. Системы обеспечения движения поездов**
(код, наименование специальности /направления)

Профиль/специализация: **«Автоматика и телемеханика»**

Квалификация (степень) выпускника: **инженер путей сообщения**

Форма обучения: **заочная**

Москва 2020 г.

ТЕМА: ПРОЕКТИРОВАНИЕ МИКРОКОНТРОЛЛЕРНОЙ СИСТЕМЫ УПРАВЛЕНИЯ НА БАЗЕ МИКРОКОНТРОЛЛЕРА 1830ВЕ51

1. ОБЩИЕ ТРЕБОВАНИЯ К КУРСОВОЙ РАБОТЕ

Каждый студент должен выполнить в требуемом объеме работу в соответствии с индивидуальным заданием, приобрести навыки проектирования аппаратной части микропроцессорной системы

1.1 ЗАДАНИЕ НА КУРСОВУЮ РАБОТУ.

Требуется разработать микропроцессорную систему сбора информации о состоянии и управления объектами (МПС). Объекты заданы видом и количеством данных поступающих с объекта, потребным ресурсом для обработки данных, видом и количеством управляющих сигналов.

Вариант задания определяется по цифрам учебного шифра студента в соответствии с табл. 1 и табл. 2.

Для выполнения курсовой работы необходимо:

- изучить рекомендуемую литературу и настоящие методические указания;
- определить свой вариант задания;
- разработать функциональную схему МПС;
- дать характеристику заданной МПИУС

Таблица 1

Цифра шифра	Число каналов		Объем памяти, Кбайт	
	ввода	вывода	ПЗУ	ОЗУ
0	8	20	0,5	16
1	16	16	1	16
2	24	12	2	12
3	32	8	4	8
4	28	22	8	16
5	12	18	12	10
6	20	14	16	8
7	18	10	16	2
8	14	24	32	4
9	10	6	32	1

Примечание.

1. По последней цифре определяется число каналов ввода и вывода информации МПС для взаимодействия с объектом управления.

2. По предпоследней цифре - объем внешней памяти программ (ПЗУ) и данных (ОЗУ).

Частота синхронизации МК-51, скорость передачи данных через последовательный порт, длительность импульса, определяются в соответствии с табл. 2.

Таблица 2

Цифра шифра	Частота синхронизации, МГц	Длительность импульса, мс	Скорость передачи данных через УАПП, бит/с
0	4	60	500
1	5	55	1000
2	6	50	1200
3	7	45	1300
4	8	40	1900
5	9	35	3350
6	10	30	2000
7	11,059	25	14400
8	12	20	8000
9	11	15	9600

Примечание.

1. По последней цифре определяются частота синхронизации, скорость передачи данных.
2. По предпоследней цифре длительность импульса.

1.2 ОБЪЕМ И СОДЕРЖАНИЕ КУРСОВОЙ РАБОТЫ

Курсовая работа состоит из пояснительной записки и графической части.

Пояснительная записка, объемом 15…20 страниц, должна включать:

1. Задание на проектирование и исходные данные.
2. Теоретический вопрос.
3. Описание принципа работы разрабатываемой МПС, включающее функциональные схемы, временные диаграммы работы, результаты расчетов и т. д.
4. Схема подключения внешней памяти программ.
5. Схема подключения внешней памяти данных.
6. Схема увеличения каналов ввода информации.
7. Схема увеличения каналов вывода информации.
8. Расчет скорости передачи последовательного порта.
9. Формирование импульса заданной длительности.

Графическая часть должна содержать функциональную схему разрабатываемой МПС.

Графические материалы должны быть оформлены с соблюдением требований ЕСКД.

2. МЕТОДИЧЕСКИЕ УКАЗАНИЯ К ОСНОВНЫМ РАЗДЕЛАМ КУРСОВОЙ РАБОТЫ

2.1. ТЕОРЕТИЧЕСКИЙ ВОПРОС

В этой части работы необходимо изложить особенности построения МПС на основе выбранного микроконтроллера под заданные условия функционирования системы.

Работу над данной частью рекомендуется начать с изучения лекционного материала и учебной литературы [1, 3, 4]. Не следует переписывать вопрос целиком из каких-либо монографий или учебников. В тексте обязательно должны быть ссылки на используемые литературные источники.

2.2 РАЗРАБОТКА МПС ПОД ЗАДАННЫЕ УСЛОВИЯ РАБОТЫ

Проектирование МПС на основе микроконтроллеров - достаточно простая инженерная задача, так как многие решения являются стандартными и их можно найти в литературных источниках. Однако для многих применений число линий ввода/вывода оказывается недостаточным, поскольку требуется проводить опрос значительного количества датчиков и осуществлять управление многими исполнительными механизмами. В условиях применения внешней памяти программ и данных эта проблема еще более обостряется т.к. для связи с внешними объектами остается всего лишь два порта ввода/вывода. Кроме этого, в процессе разработки МПС приходится решать задачу согласования уровней сигналов, формируемых датчиками, нагрузочной способности микроконтроллера и выходных ключей, скорости работы остальных компонентов МПС. С учетом изложенного, рассмотрим типовые решения сформулированных задач.

2.2.1 Синхронизация МК-51

Работу всех внутренних блоков МК-51 синхронизирует устройство выработки временных интервалов, которое в свою очередь управляется внутренним тактовым генератором. Период следования синхроимпульсов тактового генератора определяется частотой кварцевого резонатора, LC - цепочки или периодом следования сигналов внешнего источника. Схемы подключения кварцевого резонатора, LC - цепочки и внешнего источника приведены на рис. 1.

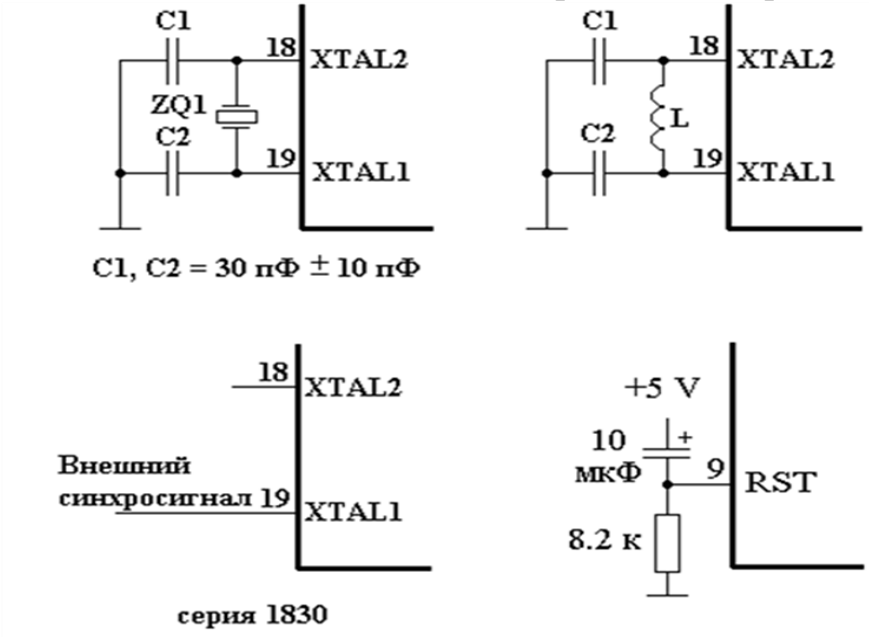


Рис. 1. Схемы подключения кварцевого резонатора, LC-цепочки, внешнего источника синхросигнала и цепи начального сброса

Практически все команды МК-51 выполняются за один или два машинных цикла, который имеет фиксированную длительность и состоит из шести состояний S1...S6. В свою очередь каждое состояние включает в себя две фазы P1 и P2, длительность которой равна периоду следования тактовых импульсов t. Таким образом, длительность каждого машинного цикла $T_Ц$ равна двенадцати периодам тактовых импульсов

$$T_ц = 12 \cdot 1/f_р, \qquad (1)$$

где $f_р$ - частота синхронизации МК-51.

Для синхронизации работы остальных компонентов МПС можно использовать сигнал ALE, который дважды формируется в течении одного машинного цикла. Рис. 2 иллюстрирует сказанное.

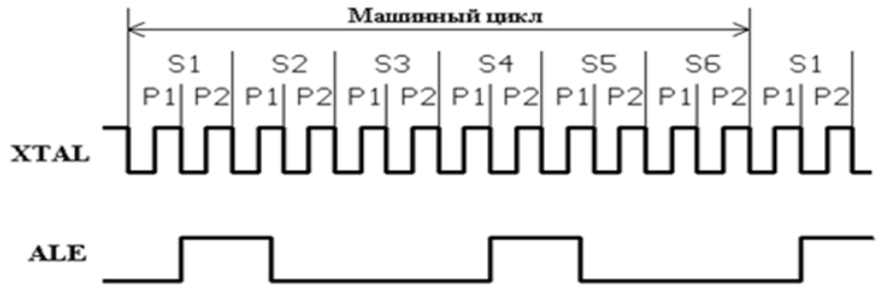


Рис. 2. Диаграмма формирования машинных циклов

2.2.2 Подключение внешней памяти

Все МК-51 различных серий имеют несколько адресных пространств, функционально и логически разделенных за счет разницы в механизмах адресации и сигналах управления записью и чтением:

- внутренняя память программ
- внешняя память программ (ВПП);
- резидентная память данных (РПД);
- внешняя память данных (ВПД).

Структура адресного пространства МК51 показана на рис. 3. Слева приведены адреса соответствующих областей памяти.

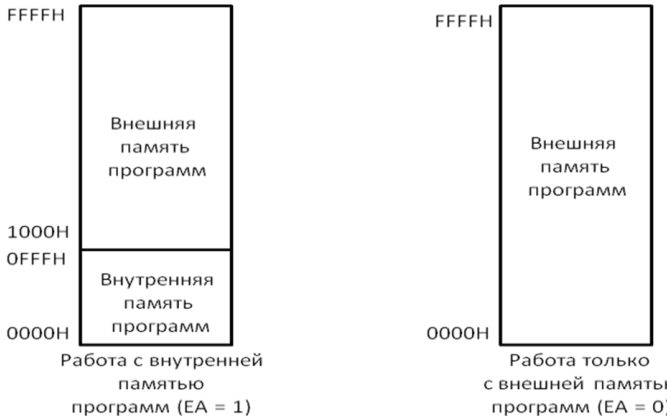


Рис. 3. Адресное пространство памяти программ

Иногда для работы МК51 необходимо использовать ВПП, объем которой может достигать 64 Кбайта. Функциональная схема подключения ВПП к МК-51 показана на рис. 4.

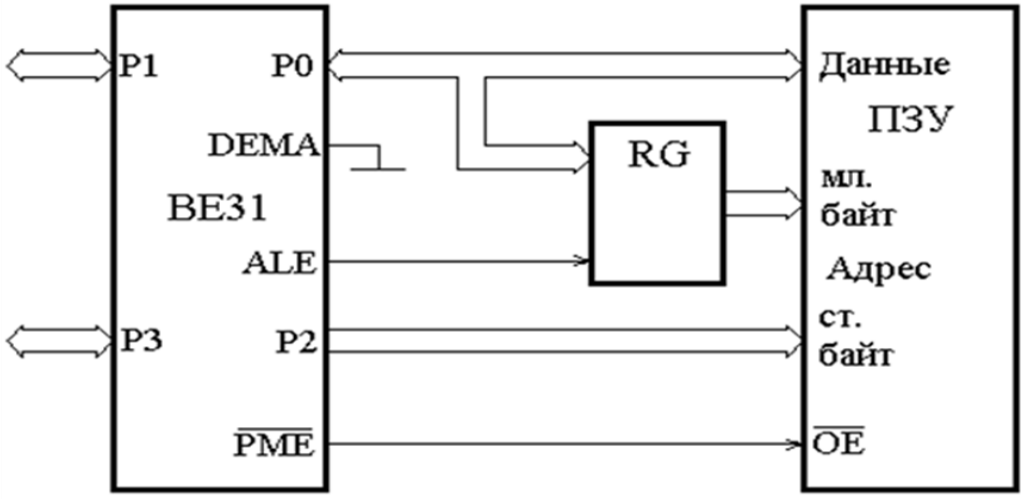


Рис. 4. Функциональная схема подключения ВПП

При обращении к ВПП всегда формируется 16 - разрядный адрес, младший байт которого выдается через порт P0, а старший - через порт P2. Причем порт P0 используется в режиме временного мультиплексирования: в начале каждого машинного цикла обращения к ВПП (фаза S2P1) через порт P0 выдается младший байт адреса, который должен быть зафиксирован во внешнем регистре RG по отрицательному фронту сигнала ALE (рис. 5); низкий уровень сигнала PME, формируемый в течение фаз S3P1 ... S4P1 машинного цикла, разрешает выборку байта данных из ПЗУ, который затем поступает на линии порта P0 и вводится в МК-51.

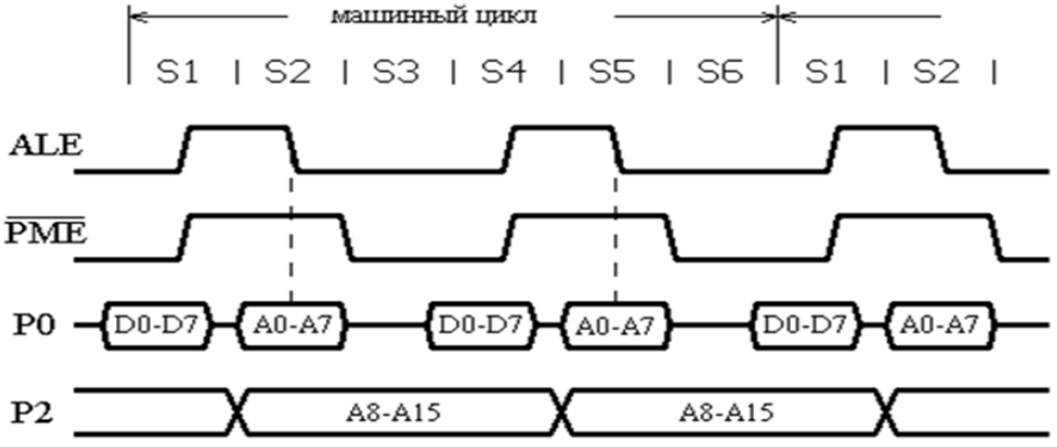


Рис. 5. Временная диаграмма работы с ВПП

Рассмотрим вариант подключения внешней памяти программ объемом 32 кбайта. По справочнику микросхем памяти подбирается подходящая по данному объему памяти микросхема, например, 573РФ8. Данная микросхема представляет собой репрограммируемое постоянное запоминающее устройство с УФ-стиранием информации и обеспечивает возможность долговременного хранения и

многократной смены информации. Микросхема функционально аналогична зарубежным микросхемам класса 27256.

Назначение выводов микросхемы 573РФ8 приведено в таблице 1.

Таблица 1

Номер вывода	Условное обозначение	Назначение
1	Upr	Напряжение программирования
2-10, 21,23-27	A0 - A14	Вход адресный
11-13, 15-19	D0 - D7	Выход
14	GND	Общий
20	CE	Вход сигнала разрешения обращения
22	OE	Вход сигнала разрешения выхода
28	Ucc	Источник питания

В качестве регистра RG рекомендуется использовать восьмиразрядный параллельный регистр - защелку типа ИР22. По справочнику микросхем выбираем микросхему КР1533ИР22, которая представляет собой восьмиразрядный регистр хранения информации, тактируемый импульсом, с возможностью перевода выходов в высокоимпедансное состояние.

Назначение выводов микросхемы КР1533ИР22 приведено в таблице 2.

Таблица 2

Номер вывода	Условное обозначение	Назначение
3, 4, 7, 8, 13, 14, 17, 18	D0 - D7	Входы
2, 5, 6, 9, 12, 15, 16, 19	Q0 - Q7	Выходы
11	PE	Вход тактовый
1	EO	Вход разрешения снятия состояния высокого импеданса на выходах
10	GND	Общий
20	Ucc	Источник питания

Запись информации в триггеры регистра происходит при подаче логической 1 на вход PE. В этом случае сигналы на выходе регистра повторяют входные. При подаче 0 на вход PE регистр переходит в режим хранения информации. Выходы микросхемы находятся в активном состоянии, если на вход EO подан сигнал логического нуля. Если же на вход EO подат сигнал логической 1, то выходы регистра переходят в высокоимпедансное состояние (см.таблицу истинности).

Таблица истинности микросхемы КР1533ИР22

Таблица 3

Входы			Выходы
EO	PE	D	Q
0	1	1	1
0	1	0	0
0	0	X	Q0 (Предыдущее состояние выхода)
1	X	X	Z

С учетом изложенного, может быть построена схема подключения внешней памяти программ к МК51, показанная на рис. 6. Для адресации любой ячейки памяти программ объемом 32 кбайта требуется 15 разрядов шины адреса (A0 – A14). Старший разряд шины адреса (A15) может быть использован для подачи сигнала «выбор микросхемы» на вход CS.

В некоторых МПС, рассчитанных на обработку больших массивов данных, РПД может оказаться недостаточно. В этом случае возникает необходимость использования внешнего оперативного запоминающего устройства (ОЗУ), которое может быть подключено к МК-51 так, как это показано на рис. 7.

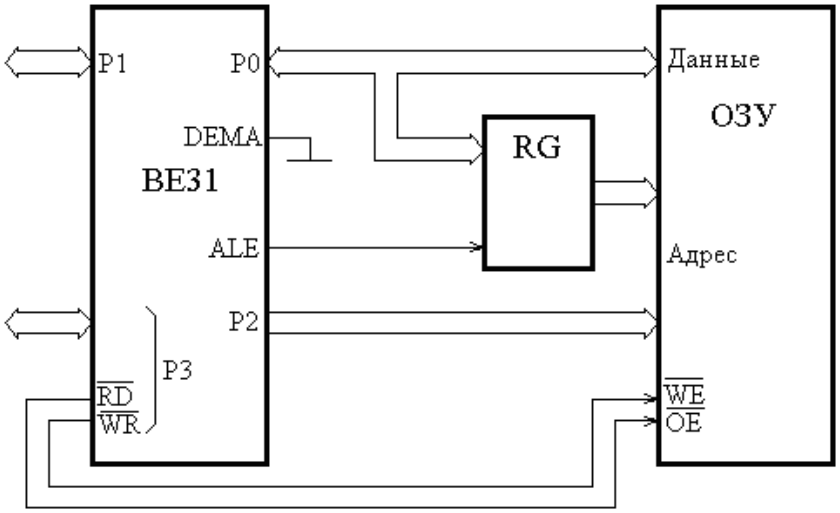


Рис. 7 Функциональная схема подключения ВПД

При обращении к ВПД формируется 16-ти разрядный адрес, младший байт которого выдается через порт P0, а старший - через порт P2. Так же как и при работе с ВПП, байт адреса, выдаваемый через порт P0, должен быть зафиксирован во внешнем регистре по отрицательному фронту сигнала ALE, так как в дальнейшем линии порта P0 используются для чтения или записи информации в/из МК-51. При этом чтение информации стробируется сигналом RD, формируемым МК-51 (вывод порта P3.7), а запись - сигналом WR (вывод порта P3.6). На рис. 8 показана временная диаграмма работы МК-51 в режимах обмена данными с ВПД.

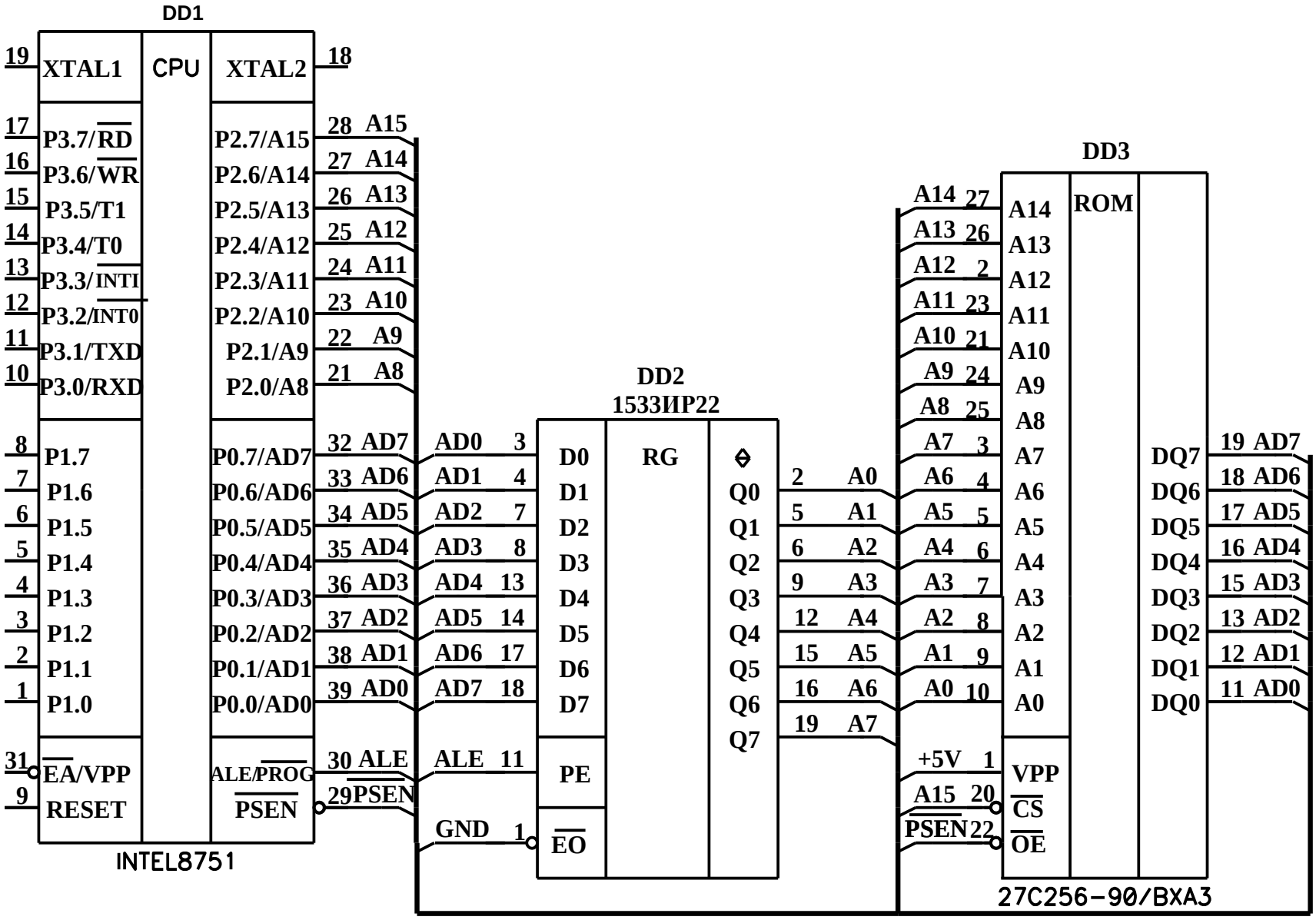


Рис. 6. Схема подключения внешней памяти программ

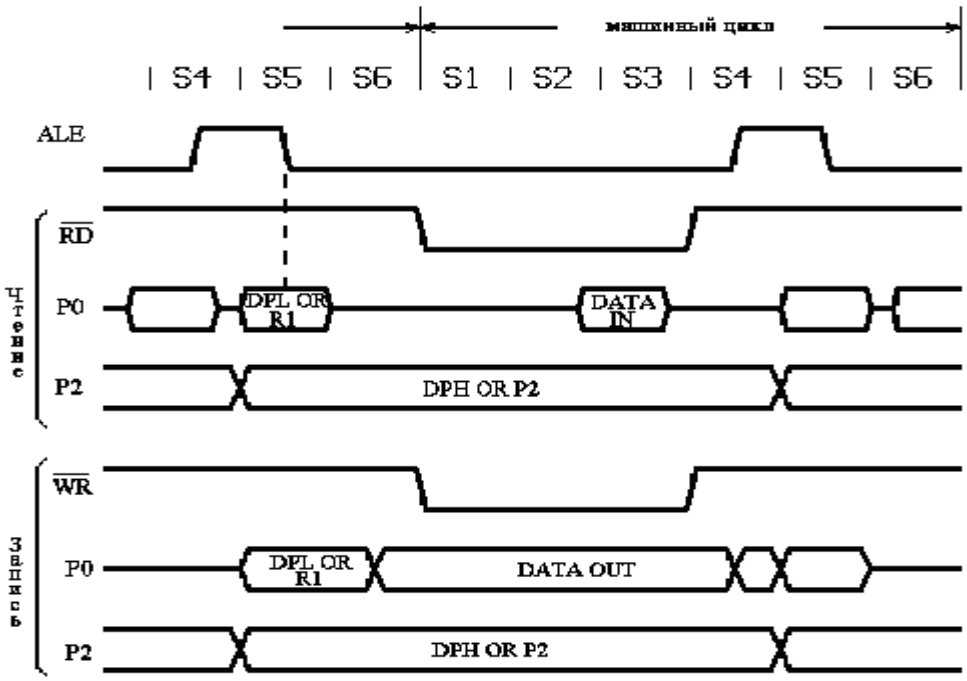


Рис 8. Временная диаграмма работы микро - ЭВМ с ВПД

Рассмотрим вариант подключения внешней памяти данных объемом 32 кбайта.

По справочнику микросхем памяти подбираем подходящую по данному объему памяти микросхему, например, 62256.

Назначение выводов микросхемы 62256 приведено в таблице 4.

Таблица 4.

Номер вывода	Условное обозначение	Назначение
10, 9, 8, 7, 6, 5, 4, 3, 25, 24, 21, 23, 2, 26, 1	A0 - A14	Входы адресные A0 - A14 соответственно
11 - 13, 15 - 19	DQ0 - DQ7	Вход-выход данных
11-13, 15-19	D0 - D7	ОБЩИЙ
20	CS	Вход сигнала «Выбор микросхемы»
20	OE	Вход сигнала разрешения выдачи данных
22	WE	Вход сигнала записи данных
28	Ucc	Источник питания

С учетом изложенного, может быть построена схема подключения внешней памяти программ к МК51, показанная на рис. 9. Для адресации любой ячейки памяти программ объемом 32 кбайта требуется 15 разрядов шины адреса (A0 – A14).

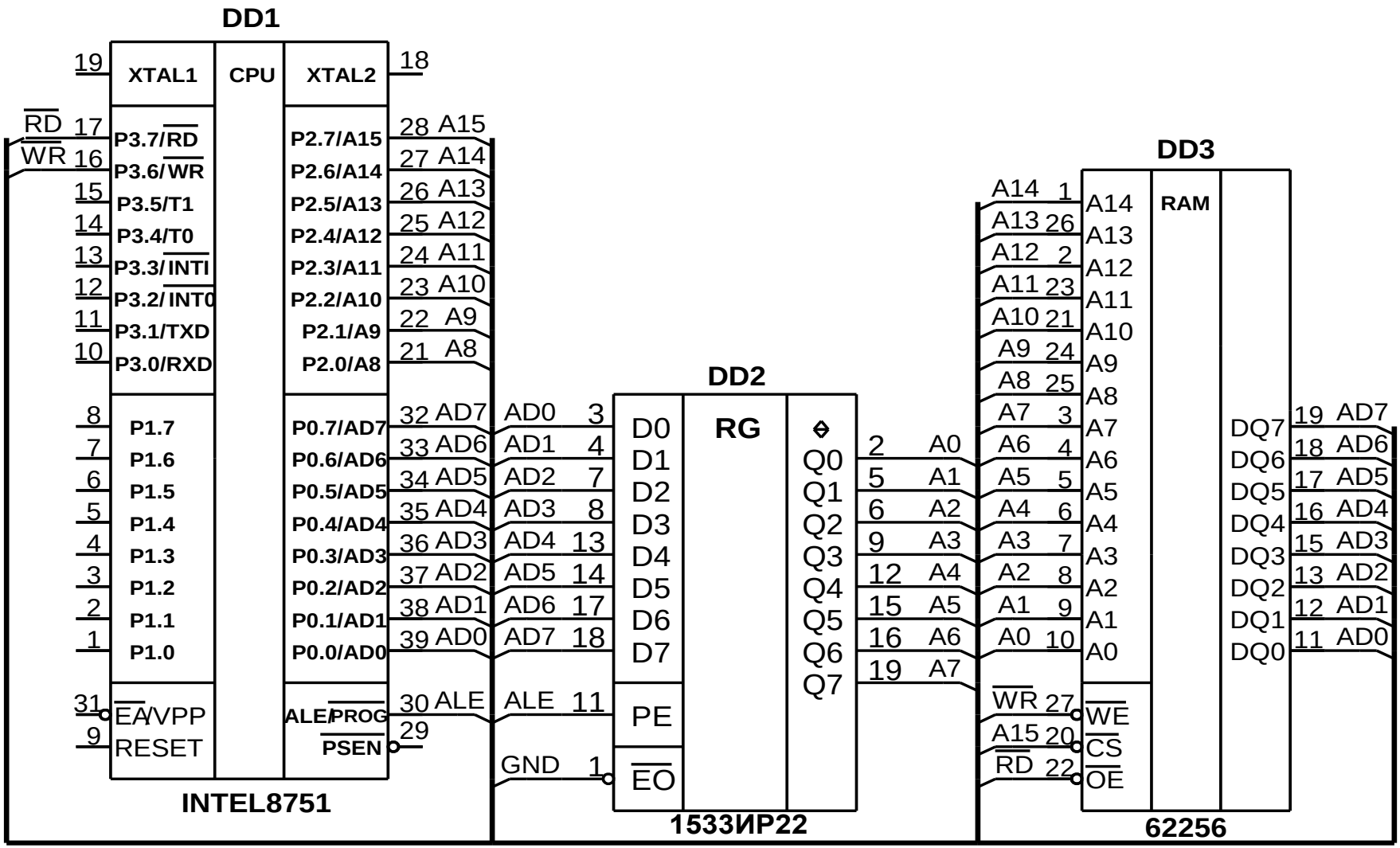


Рис. 9. Схема подключения внешней памяти данных

2.2.3. Расширение каналов ввода/вывода информации

Как уже указывалось выше, число линий ввода/вывода микроконтроллера МК-51 во многих реальных применениях оказывается недостаточным. Для расширения каналов ввода/вывода обычно используют такие стандартные схемотехнические приемы как сканирование матрицы датчиков, опрос группы канальных приемо-передатчиков с тремя состояниями на выходе, мультиплексирование входных данных, стробируемый параллельный вывод информации, использование быстродействующего последовательного канала связи и т.д. В качестве примера расширения числа линий ввода информации рассмотрим фрагмент схемы, приведенной на рис. 10. Микросхемы D1 и D2 представляют собой сдвоенные мультиплексоры "4 в 1" типа КП12. Номера выводов, их условное обозначение и назначение приведены в таблице 5.

Они могут передавать информацию от 16 двоичных датчиков на четыре линии порта P1 (P1.0...P1.3) микроконтроллера МК51.

Выводы P1.4 и P1.5 используются для выбора группы, состоящей из 4-х датчиков, опрашиваемых в данный момент времени.

Так как нагрузочная способность выходных буферов портов ввода/вывода невысока, то рекомендуется использовать буферные схемы (инверторы).

Таблица истинности микросхемы К1533КП12 приведена в таблице 6.

Последовательность подключения каналов ввода информации к выводам порта P1.0 – P1.3 в зависимости от состояния адресных линий с выводов порта P1.4 и P1.5 приведена в таблице 7.

Номера выводов, их условное обозначение и назначение микросхемы К1533КП12

Таблица 5

Номер вывода	Условное обозначение	Назначение
1	S0	Вход разрешения снятия высокого импеданса с выхода Y1
14, 2	A0, A1	Входы выбора A0, A1 соответственно
3, 4, 5. 6	D0 - D3	Входы информационные D3, D2, D1, D0 соответственно
7	Y1	Выход 1
10, 11, 12, 13	D4 - D7	Входы информационные D4, D5, D6, D7 соответственно
15	S1	Вход разрешения снятия высокого импеданса с выхода Y2
9	Y1	Выход 2
8	GND	Общий
16	Ucc	Источник питания

Таблица истинности микросхемы 1533КП12

Таблица 6

S0	**A0**	**A1**	**Y**
1	X	X	Z
0	0	0	D0
0	1	0	D1
0	0	1	D2
0	1	1	D3

Последовательность подключения каналов ввода информации к МК51

Таблица 7

P1.4	**P1.5**	**P1.0**	**P1.1**	**P1.2**	**P1.3**
0	0	D3	D7	D11	D15
0	1	D2	D6	D10	D14
1	0	D1	D5	D9	D13
1	1	D0	D4	D8	D12

Можно увеличить число линий ввода до 32 за счет добавления в схему двух сдвоенных мультиплексоров (микросхемы D3 и D4) и управления входами S0 и S1 путем установления на выходах мультиплексоров состояния высокого импеданса, как показано в таблице 8.

Таблица 8

P1.6	D1, D2	D3, D4
0	D0 – D15	Z
1	Z	D16 – D32

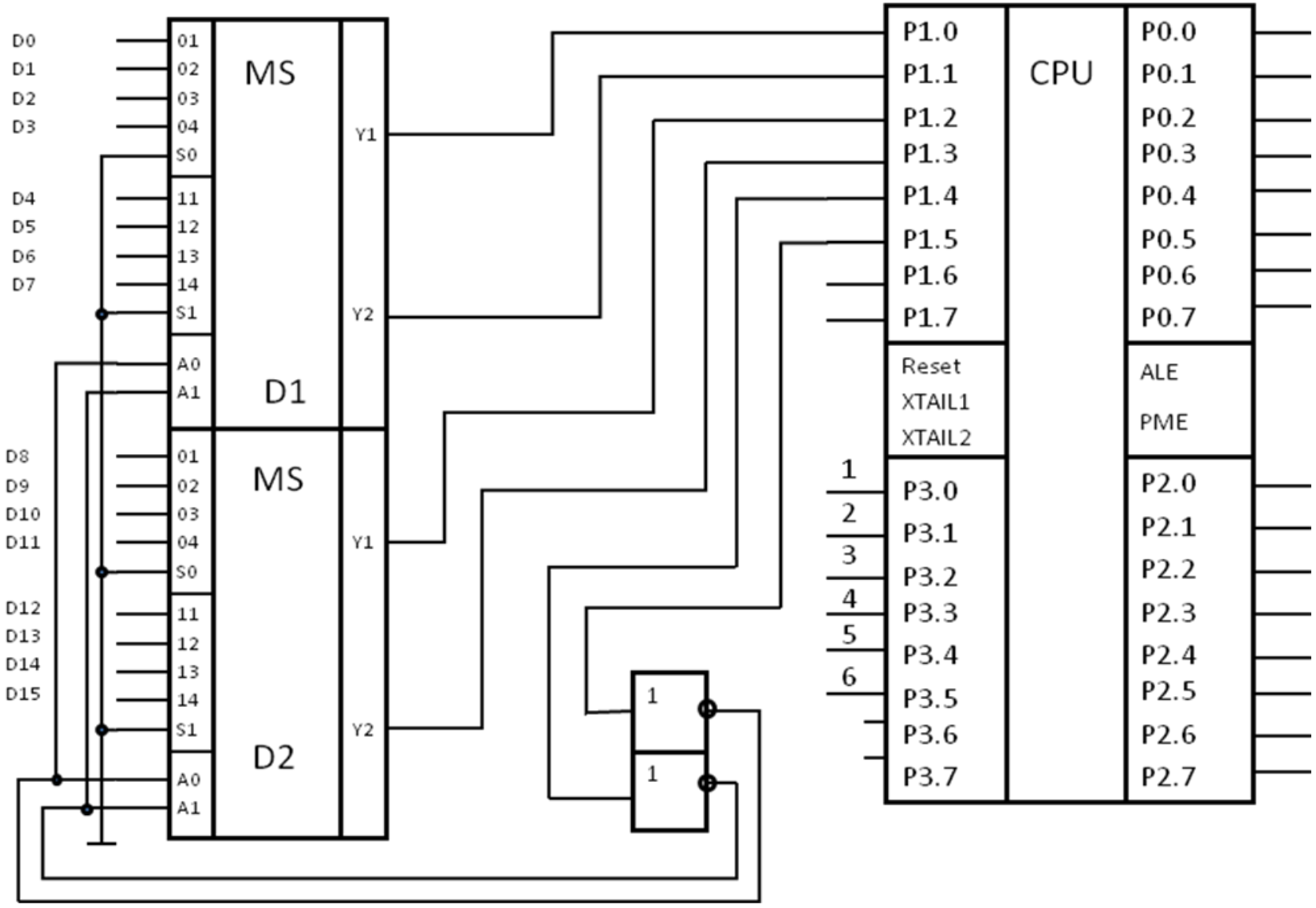


Рис. 10. Схема расширения каналов ввода

Расширение каналов вывода информации обычно достигается за счет использования нескольких регистров, стробируемых различными синхросигналами. На рисунке 11 приведен пример схемы расширения выводов с использованием параллельного шестиразрядного регистра на микросхемах D5, D6 (К155 (555) ИР18 (AM25S07)).

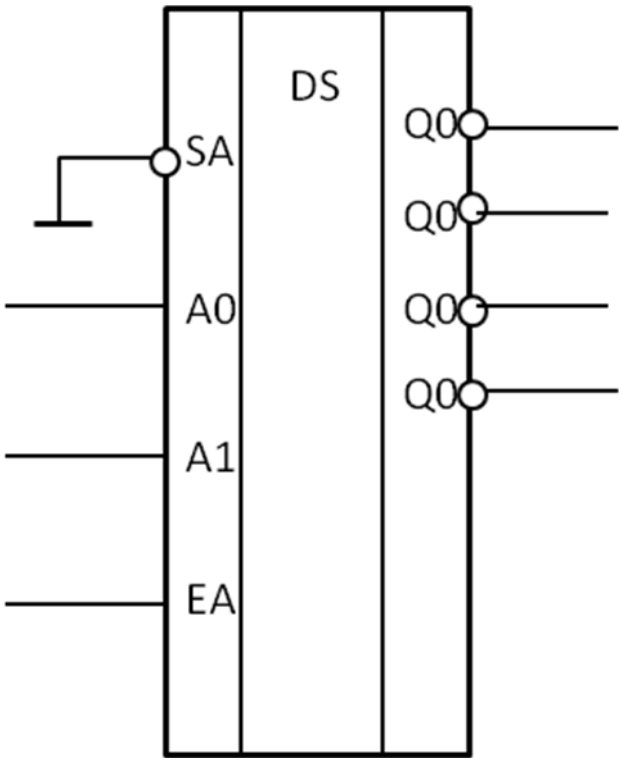
Таблица истинности регистра.

Таблица 9

R	C	D1 – D6	Q1 – Q6
0	x	x	Предыдущее значение
1	1	0	0
1	1	1	1
1	0	x	Предыдущее значение

Вывод информации осуществляется последовательно во времени, по мере подачи на тактовые входы регистров стробирующих импульсов, вырабатываемых на выходах p1.6 и p1.7 микроконтроллера.

Разрядность выводимой информации в рассматриваемом примере может быть увеличена до 24 бит, если стробирующие импульсы формировать с помощью дешифратора 2 на 4 (см. рис. 12). При этом адресные входы дешифратора можно подключить к выводам P1.6 и P1.7, а его выходы – к тактовым входам соответствующих параллельных регистров. Дешифратор 2 на 4 может быть выполнен на микросхеме к555ИД14, представляющих собой сдвоенный дешифратор 2 на 4 с разрешающим/запрещающим входом EA.



При построении общей функциональной схемы МПС следует учитывать, что порты P0 и P2 используются при обращении к внешней памяти программ и внешней памяти данных. Таким образом для считывания информации с линий ввода и передачи информации по линиям вывода могут применяться параллельные порты P1 и P3.

Рис. 12. Дешифратор 2 на 4

Таблица истинности дешифратора

Таблица 10

SA	EA	A1	A0	Q0	Q1	Q2	Q3
1	X	X	X	1	1	1	1
X	0	X	X	1	1	1	1
0	1	0	0	0	1	1	1
0	1	0	1	1	0	1	1
0	1	1	0	1	1	0	1
0	1	1	1	1	1	1	1

Учитывая вышеприведенные схемы расширения линий ввода и вывода можно сделать следующий вывод: для ввода информации используются биты порта P1: P1.0 - P1.3. Для вывода информации - биты порта P3: P3.0 - P3.5. Кроме того для выполнения функции чтения/записи в/из внешней памяти данных применяются биты порта P3: P3.6 (WR) и P3.7 (RD). Для адресации данных на входах мультиплексоров, а также для выбора регистра для вывода данных могут применяться в качестве адресных биты порота P1: P1.4 и P1.5.

Таким образом, для выбора операции ввода или вывода данных, а также для управления высокоимпедансным состоянием сдвоенных мультиплексоров при выполнении ввода данных остаются свободными два бита порта P1: P1.6 и P1.7. Пример схемы для решения поставленной задачи приведен на рис. 13.

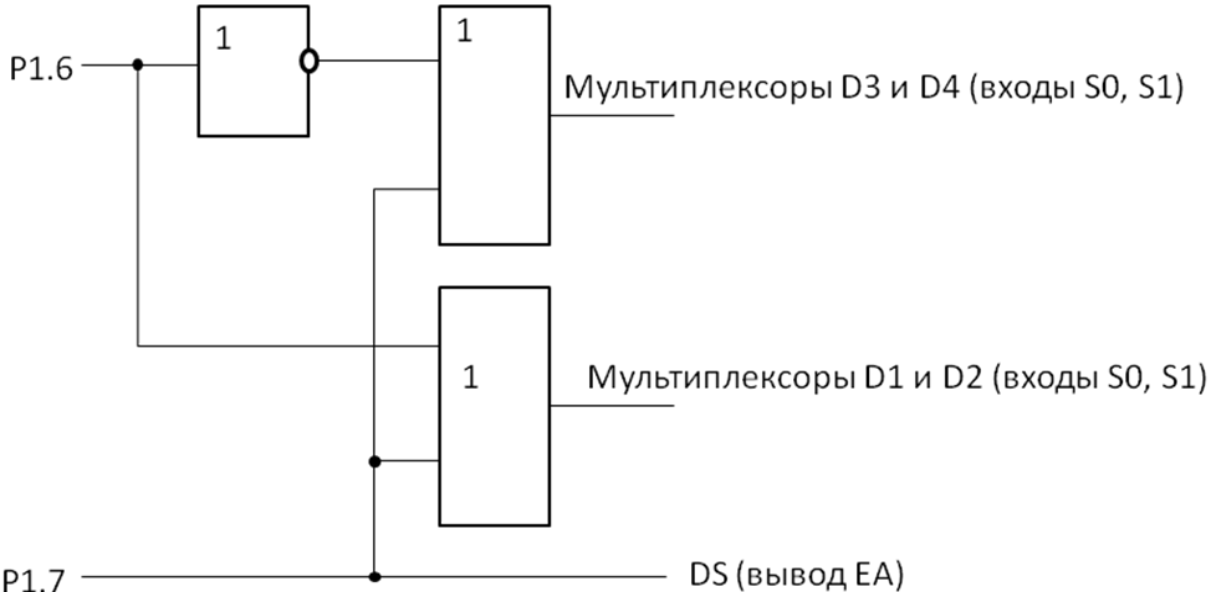


Рис. 13. Управление режимами ввода/вывода данных (P1.7) и управление высокоимпедансным состоянием сдвоенных мультиплексоров (P1.6)

В таблице 11 показаны сигналы битов P1.6 и P1.7 при управлении высокоимпедансным состоянием сдвоенных мультиплексоров D1, D2 (данные D1 - D16) и D3, D4 (данные D17 - D32)

Таблица 11

P1.6	**P1.7**	**D1-D16**	**D17-D32**
0	0	D1-D16	Z
1	0	Z	D17-D32
X	1	Z	Z

Состояние бита P1.7 при управлении режимами вводы/вывода данных приведено в таблице 12

Таблица 12

P1.7		
0	ВВОД	X
1	X	ВЫВОД

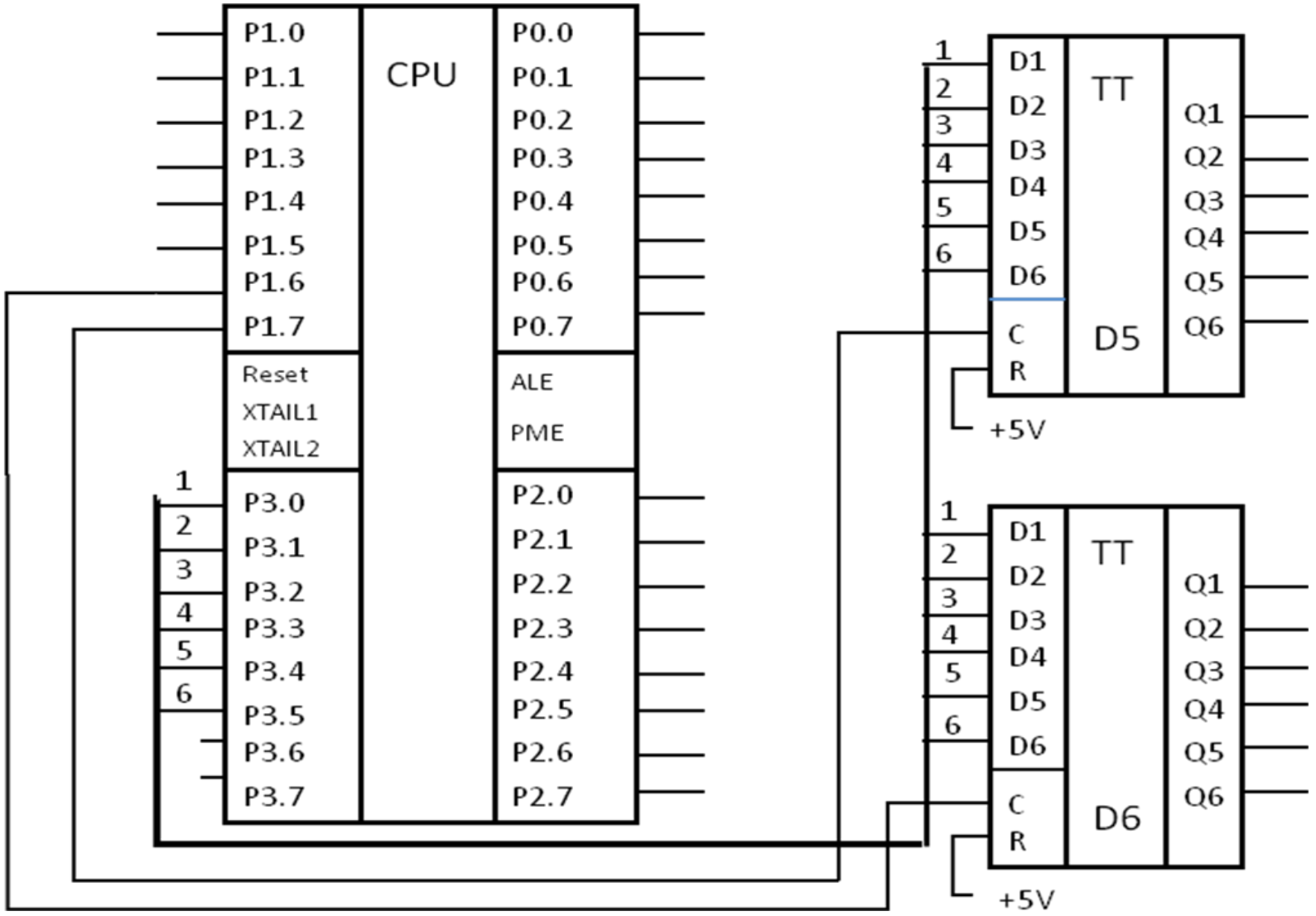


Рис. 11. Схема расширения каналов вывода

2.2.4. Расчет скорости вывода информации через УАПП

Последовательный порт МК-51 может использоваться в качестве универсального асинхронного приемо-передатчика (УАПП) с фиксированной или переменной скоростью последовательного обмена и возможностью дуплексного включения. Скорость последовательного обмена УАПП в режимах 1 и 3 определяется по формуле:

$$F_{n1} = F_{n3} = (2^{SMOD} \cdot f_{BQ}) \Big/ (32 \cdot 12 \cdot [256 - (TH)]' \qquad (2)$$

где $SMOD$ - значение бита SMOD регистра управления мощностью PCON;

f_{BQ} - частота синхронизации МК-51;

TH - десятичное значение содержимого регистра TH1.

Обычно для установки скорости передачи данных через последовательный порт таймер Т/С 1 включается в режим 2 (режим автозагрузки).

В таблице приведен ряд стандартных скоростей последовательного обмена и то, как они могут быть реализованы с помощью Т/С1 в режимах 1 и 3.

Режимы работы последовательного порта	Частота генератора, МГц	Скорость, кБод	Бит SMOD	Регистр TH1
0	12	1000	x	x
2	12	375	1	x
1, 3	12	62.5	1	FFH
1, 3	11,059	19.2	1	FDH
1, 3	11,059	4.8	0	FAH
1, 3	11,059	1.2	0	E8H
1, 3	6	0,110	0	72H

В качестве примера рассмотрим передачу данных через последовательный порт со скоростью V=110 бит/с. Частота синхронизации МК-51 составляет f=6МГц, а бит SMOD = 0.

С учетом того, что бит SMOD=0 выразим из соотношения (2) значение содержимого регистра TH:

$$(TH) = 256 - \frac{f}{V \cdot 12 \cdot 32} \qquad (3)$$

Подставив заданные значения f и V, получим: **(TH)=72H**

2.2.5. Формирование импульса заданной длительности

Во многих применениях МК-51 необходимо сформировать импульс заданной длительности на той или иной линии порта. Обычно для этих целей ис-

пользуется либо таймер/счетчик, либо регистры РПД. Блок-схема алгоритма формирования временной задержки большой длительности показана на рис. 9.

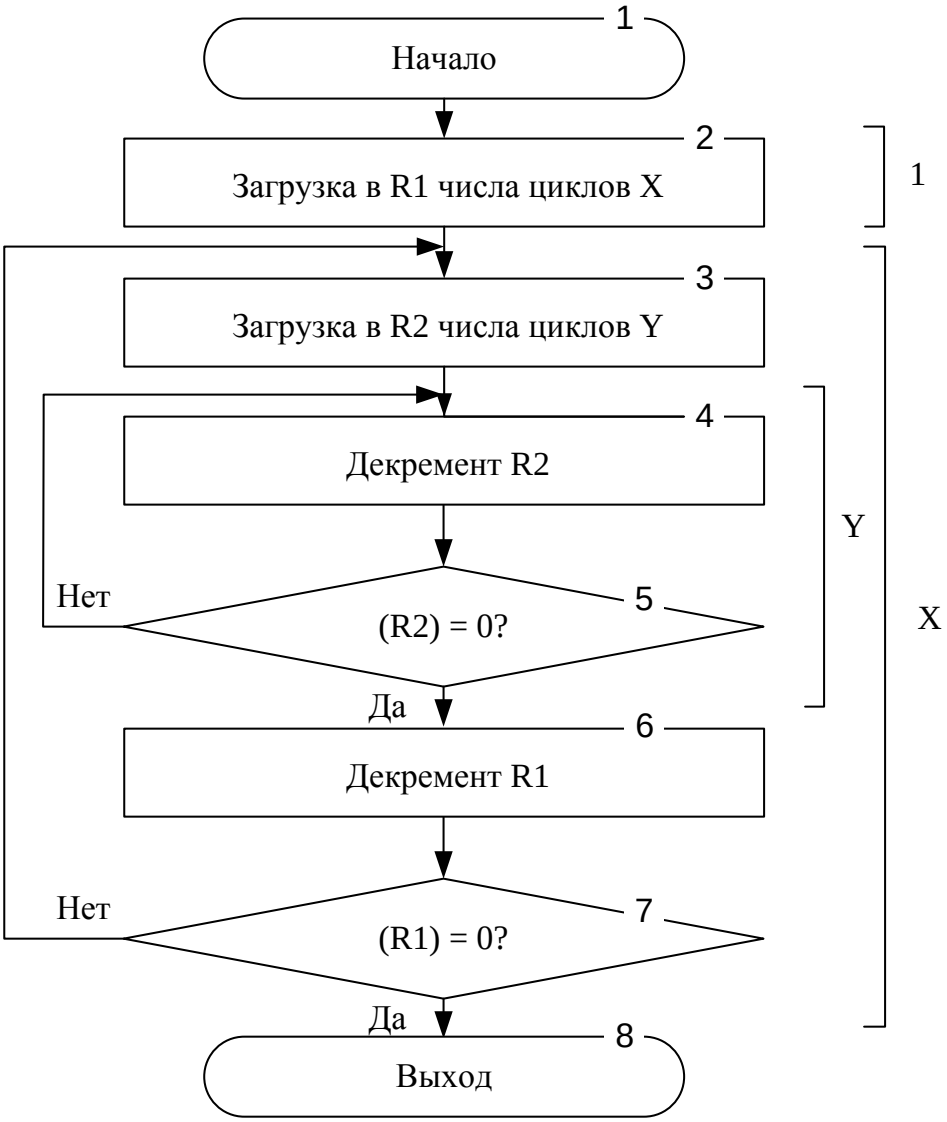


Рис. 9. Блок-схема алгоритма формирования временной задержки

Данный алгоритм для формирования временной задержки использует так называемые вложенные циклы. На начальном этапе в регистр R1 загружается число “большого” цикла X (блок 2), а в регистр R2 – число “малого” цикла Y (блок 3). Эти две команды выполняются за один машинный цикл. С помощью блоков 4, 5 подпрограммы содержимое регистра R2 уменьшается до 0 и осуществляется переход к блоку 6 подпрограммы. Этот цикл удобнее организовать с помощью команды DJNZ R, $, которая выполняется МК-51 за 2 машинных цикла. Аналогично организуется и “большой” цикл (блоки 6, 7). Таким образом, длительность временной задержки, формируемой с помощью этого алгоритма, в машинных циклах можно рассчитать по формуле (3):

$$t_{ЗЦ} = 1 + (1 + 2 \cdot Y + 2) \cdot X \,. \qquad (4)$$

Время задержки в секундах рассчитывается по формуле (4):

$$t_З = \frac{1}{f_{BQ}} \cdot 12\left[1 + (3 + 2 \cdot Y) \cdot X\right]. \qquad (5)$$

Если задана длительность импульса, формируемого с помощью рассмотренного алгоритма, то необходимо подобрать такие X и Y, чтобы выполнялось условие (5):

$$t_З \le t_{ЗАД}, \qquad (6)$$

где $t_{ЗАД}$ - заданная длительность импульса.

Для того чтобы МК-51 сформировал импульс с точностью плюс/минус 1 цикл в подпрограмму необходимо добавить команду “нет операции” (NOP), число которых можно рассчитать по формуле (6):

$$N = \frac{t_{ЗАД} - t_З}{12} \cdot f_{BQ}. \qquad (7)$$

Если число команд NOP, необходимых для “подгонки” задержки, получится больше 5, то рекомендуется для этих целей использовать локальный цикл, который вставляется в тело подпрограммы после блока 7.

ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Разработка схемы подключения внешней памяти программ.

В соответствии с заданным объемом внешней памяти программ подобрать подходящую по данному объему памяти микросхему. Привести в соответствии с таблицей назначение выводов, их условное обозначение и назначение.

Номер вывода	Условное обозначение	Назначение
. . .	. . .	. . .

Используя в качестве примера схему подключения внешней памяти программ, приведенной на рисунке 6 построить схему подключения ВПП для своего варианта.

2. Разработка схемы подключения внешней памяти данных.

В соответствии с заданным объемом внешней памяти данных подобрать подходящую по данному объему памяти микросхему. Привести в соответствии с таблицей назначение выводов, их условное обозначение и назначение.

Номер вывода	Условное обозначение	Назначение
. . .	. . .	. . .

Используя в качестве примера схему подключения внешней памяти программ, приведенной на рисунке 9, построить схему подключения ВПД для своего варианта.

3. Разработка схемы расширения каналов ввода информации.

В соответствии с заданным числом линий ввода подобрать подходящую микросхему мультиплексоров. Привести в соответствии с таблицей назначение выводов, их условное обозначение и назначение.

Номер вывода	Условное обозначение	Назначение
. . .	. . .	. . .

Привести таблицу истинности микросхемы.

Используя в качестве примера схему расширения числа линий ввода, приведенную на рисунке 10 построить схему для своего варианта.

4. Разработка схемы расширения каналов вывода информации.

В соответствии с заданным числом линий ввода подобрать подходящую микросхему регистров. Привести в соответствии с таблицей назначение выводов, их условное обозначение и назначение.

Номер вывода	Условное обозначение	Назначение
. . .	. . .	. . .

Привести таблицу истинности микросхемы.

Используя в качестве примера схему расширения числа линий ввода, приведенную на рисунке 11 построить схему для своего варианта.

5. Построение функциональной схемы микропроцессорной системы.

Используя результаты, полученные в пп. 1 - 4, построить функциональную схему микропроцессорной системы.

6. Расчет скорости вывода информации через УАПП

В соответствии с заданными скоростью передачи данных через УАПП и частотой синхронизации и с учетом соотношений (2) и (3) определить содержимое старшего регистра таймера TH.

7. Формирование импульса заданной длительности.

В соответствии с заданной длительностью импульса и с учетом соотношений (4) - (7) определить значения числа внешних (X) и вложенных (Y) циклов.

ЛИТЕРАТУРА

1. Горелик А.В., Горелик В.Ю., Ермаков А.Е., Ермакова О.П. Микропроцессорные информационно-управляющие системы железнодорожного транспорта. – М.: МИИТ, 2011. – 230 с.
2. Магда Ю.С. Микроконтроллеры серии 8051: Практический подход –М.: ДМК, 2008. 223 с.
3. Однокристальные микроЭВМ./ Боборыкин А.В., Липовецкий Г.П. и др. М.: МИКАП, 1994. - 400 с.
4. Сташин В.В., Урусов А.В., Мологонцева О.Ф. Проектирование цифровых устройств на однокристальных микроконтроллерах. М.: Энергоатомиздат, 1990. - 224 с.