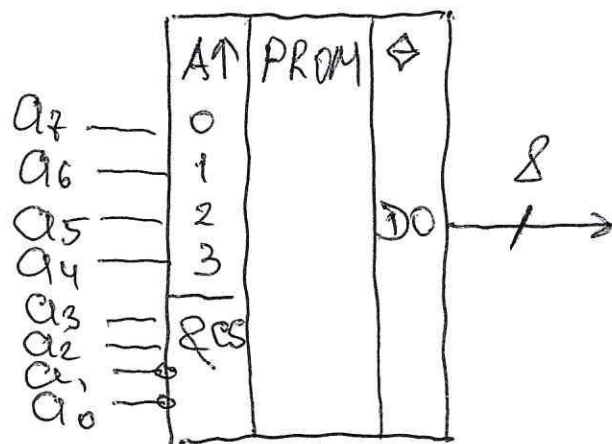


Примеры выполнения
инженерских
заданий по анализу
последовательности
уровней устройств
и запоминающих
устройств.

1. Определить уровень сигнала
на входах ПЗУ при считывании
информации из 9-ой ячейки.



Решение.

Рассматриваемое запоминающее
устройство представляет собой
ПЗУ (постоянное запоминающее
устройство) с двукратным
индексированием по адресу.
Об этом говорит аббревиатура PROM
в обозначении устройства.

(2)

это означает programmable
read only memory.

ПЗУ содержит 4-разрядную шину
адреса (4 адресных входа, на каждом
попадает сигнал a_7, a_6, a_5 и a_4).

В паре с адресными входами
входят показатели степеней
числа 2, определяющие веса разрядов
(можно сказать, что переводное
числа разрядов адресных входов).

Вес соответствующего разряда
определяется по формуле 2^i , где
 $i = \overline{0,3}$. Отличительная особенность
обозначения входов символами
A↑, где подразумевается, что A — это
адресные входы (address), а стрелка ↑
показывает на степень числа 2.

ПЗУ содержит 8-разрядную
шину данных (8 входных адресных
входов, обозначено попарно
как шина DO, то есть data output —
выход данных).

Цифровая емкость ПЗУ: ⁽³⁾

$$C = m \times n, \text{ где}$$

m - число хранящихся слов (число адресов памяти)

n - разрядность хранения слов (разрядность).

$m = 2^k$, где k - разрядность шестнадцатеричного адреса.

В примере: $k=4$, $n=8$, поэтому

$$C = 2^4 \times 8 = 16 \times 8 = 16 \text{ байт} = 128 \text{ бит}$$

Т.о., ПЗУ содержит 16 8-разрядных слов памяти.

Таким образом, с помощью такого ПЗУ можно аппаратно реализовать 8 булевых функций от 4 переменных одновременно.

Кроме того, ПЗУ содержит
 входы разрешения ($CS - crystal\ select$, т.е. «выбор кристалла»): zba
 и zba инверсия, с помощью
 формируется «чистое z » (\bar{z}).

Для разрешения создаваемых на эту
 базу микросхем одновременно коды
 сигнала кодов «1» для инверсии базы
 и кода «0» на инверсию базы.

Подсчитано количество и 3-х
 битов, коды на адресные входы
 кодов z и \bar{z} кода z .

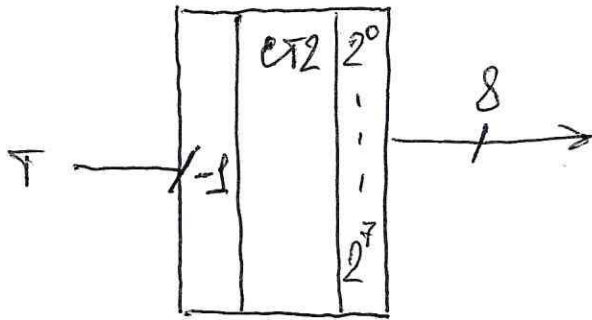
М. z 0, Требуемые сигналы:

$a_7 = 1, a_6 = 0, a_5 = 0, a_4 = 1$ — это z

$a_3 = a_2 = 1, a_1 = a_0 = 0$ — это разрешение
 создания.

Кроме того следует отметить, что
 и сигнал адресный z имеет код
 «0» и сигнал — «3».

2. Сетевая канальная в 20-ом состоянии, после чего на его вход поступило 100 сообщений. Определить уровень сигнала на выходе канала.



Решение.

В задании рассматривается двоичный ($сг2$) двоичноразрядный (двоичный) двоичный (-1) канал.

Сетевая характеризуется параметром "коэффициент пересета".

Коэффициент пересета, $кор$, - это количество тактовых сообщений, после которых канал, находясь в состоянии $сг2$, возвращается в исходное состояние.

⑥

Состояние счетчика, Q , определяется
гвоздями ног на винтах.

Для гвоздяных счетчиков $K_{\text{ср}} = 2^n$,
где n - количество винтов (разрядов
счетчика). Счетчику присваивается гвоздяный
счетчик в узле сета попаровых
проходов состояний от 0 до $(K_{\text{ср}} - 1)$, затем
возвращается в 0-ое состояние и т.д.

У винтового счетчика состояние
изменяется в определенном направлении:
от $(K_{\text{ср}} - 1)$ до 0, затем в состояние
 $(K_{\text{ср}} - 1)$ и т.д.

Состояние винтового счетчика определяется
выражением:

$$Q_{\text{кон}} = (K_{\text{ср}} - 1) - (K_{\text{ср}} - 1 - Q_{\text{нач}} + N_{\text{вин}}) \bmod K_{\text{ср}}$$

где $Q_{\text{нач}}$ - начальное состояние,

$K_{\text{ср}}$ - количество итераций,

$N_{\text{вин}}$ - количество тактовых импульсов

$y \bmod x$ - остаток от деления y на x .

Например

$$7 \bmod 2 = 1$$

$$7 \bmod 4 = 3.$$

В рассматриваемом примере:

$$n = 8, \quad k_{\text{ср}} = 2^8 = 256,$$

$$Q_{\text{кв}} = 20, \quad N_{\text{нм}} = 100,$$

Тогда

$$\begin{aligned} Q_{\text{ком}} &= (256-1) - (256-1-20+100) \bmod 256 = \\ &= 255 - (335) \bmod 256 = \\ &= 255 - 79 = 176. \end{aligned}$$

Таким образом, результат окажется в 176-ом состоянии.

Для определения уровня сигнала нужно перевести число 176.

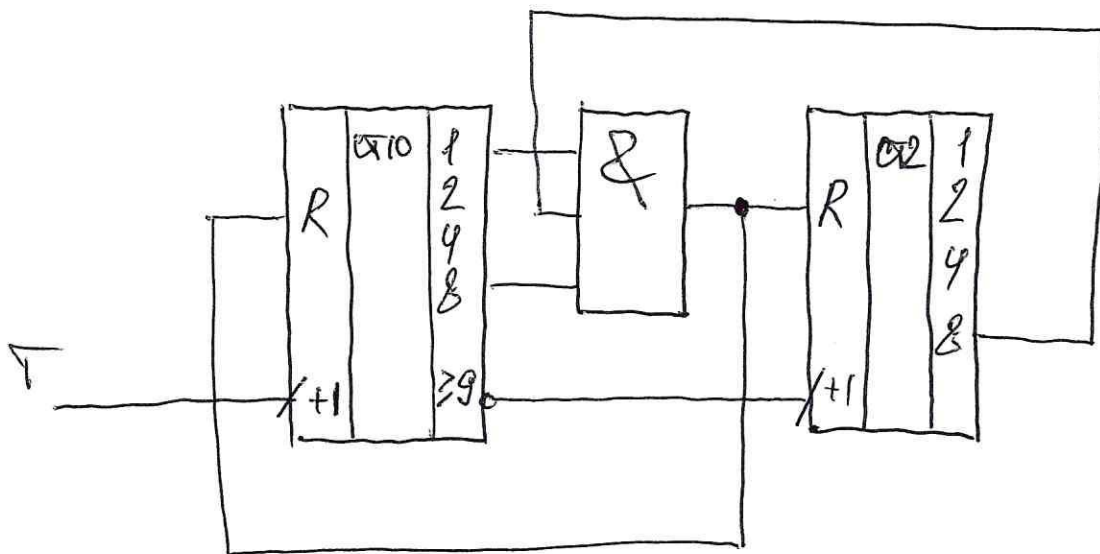
В двоичный код

176 =	7	6	5	4	3	2	1	0	- номер разряда
	128	64	32	16	8	4	2	1	- вес разряда
	1	0	1	1	0	0	0	0	- уровень сигнала (это ответ).

Для функционирования счетчиков
соотношение имеет вид:

$$Q_{cr} = (Q_{ncr} + N_{min}) \bmod K_{cr}.$$

3. Определить координаты
пересчета счетчика.

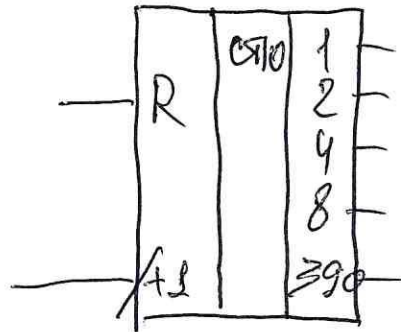


Решение

Схема содержит «базовый» 4
двухканальный счетчик и
схему сброса, подключенную на
основ элемента 3-И.

Двухканальный счетчик содержит ⁹
в первом канале десятичный счетчик,
во втором канале - двоичный
счетчик.

У десятичного счетчика



возникает из внешнего двоично-десятичного
кода 8-4-2-1.

Корректирует инверсия:

$K_{cor} = 10^L$, где L - количество

тетрад двоичного кода.

В рассматриваемом случае $L=1$
 $K_{cor} = 10$.

Счетчики содержат вход "R" -
вход установлен в нулевое состояние
(вход сброса, R - reset). Вход внешнего
сигнала инвертируется.

Десятиричный счетчик содержит 10
вольт $\geq 3^4$, на котором
функционировал микросхем, когда счетчик
находится в 3-ом (максимальном)
состоянии и переходит в "0"
состояние. Т.е. на этом вольте
функционировал 1 микросхем через
каждые 10 вольт микросхем.

Для каскадного соединения
счетчиков общий коэффициент
пересчета определяется формулой

$$K_{\text{ср}} = \prod_{i=1}^n K_{\text{ср}i}, \text{ где } n -$$

число каскадов; $K_{\text{ср}i}$ -
коэффициент пересчета счетчика
 i -го каскада.

В рассматриваемом примере:

$$K_{\text{ср}1} = 10^1 = 10$$

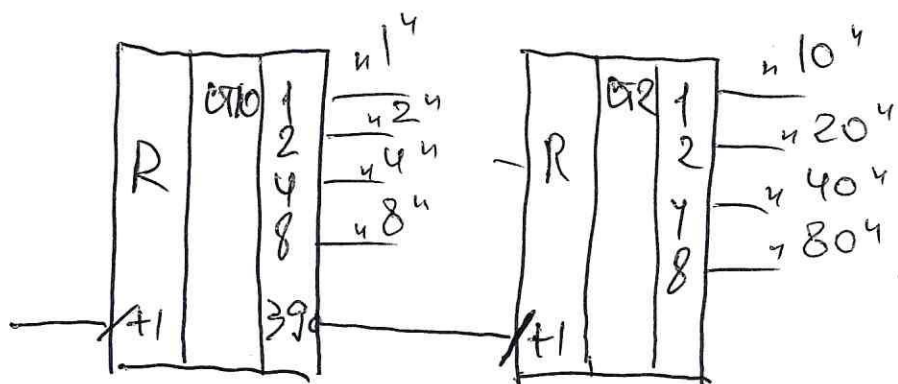
$$K_{\text{ср}2} = 2^4 = 16.$$

$K_{\text{ср}} = 10 \cdot 16 = 160$ - это
максимальное возможное
значение.

(11)

Наименее сложная схема позволяет
получить $ker < 160$, т.к. на
каком-то промежуточном состоянии
схема сброса обнулит счетчик.

Для определения состояния, на которое
срабатывает схема сброса, нужно
определить результирующие веса
разрядов многоканального счетчика.



Результирующие веса указаны
в ~~таблице~~ таблицах.

Поэтому составлен счетчик 012
именно так, через каналы 10 восьми
каналов, его веса $10^4, 20^4, 40^4, 80^4$.

Например,
Дал звонящего человека:

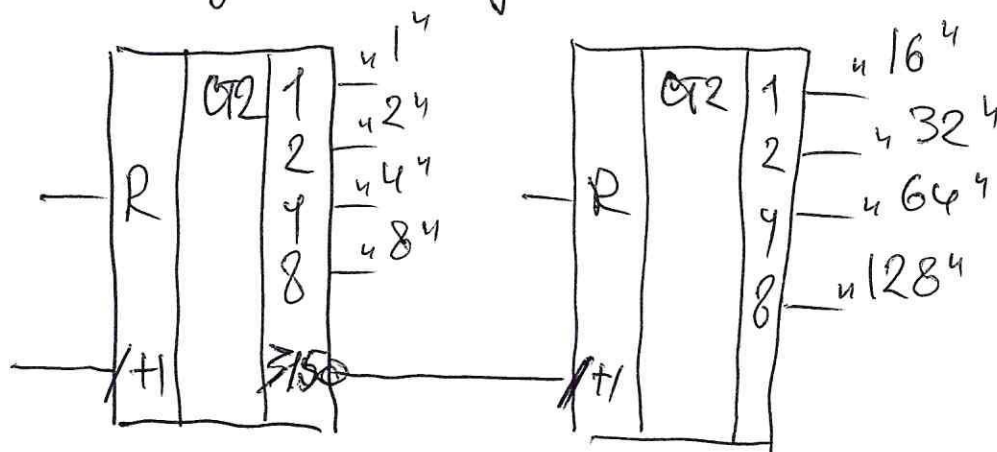
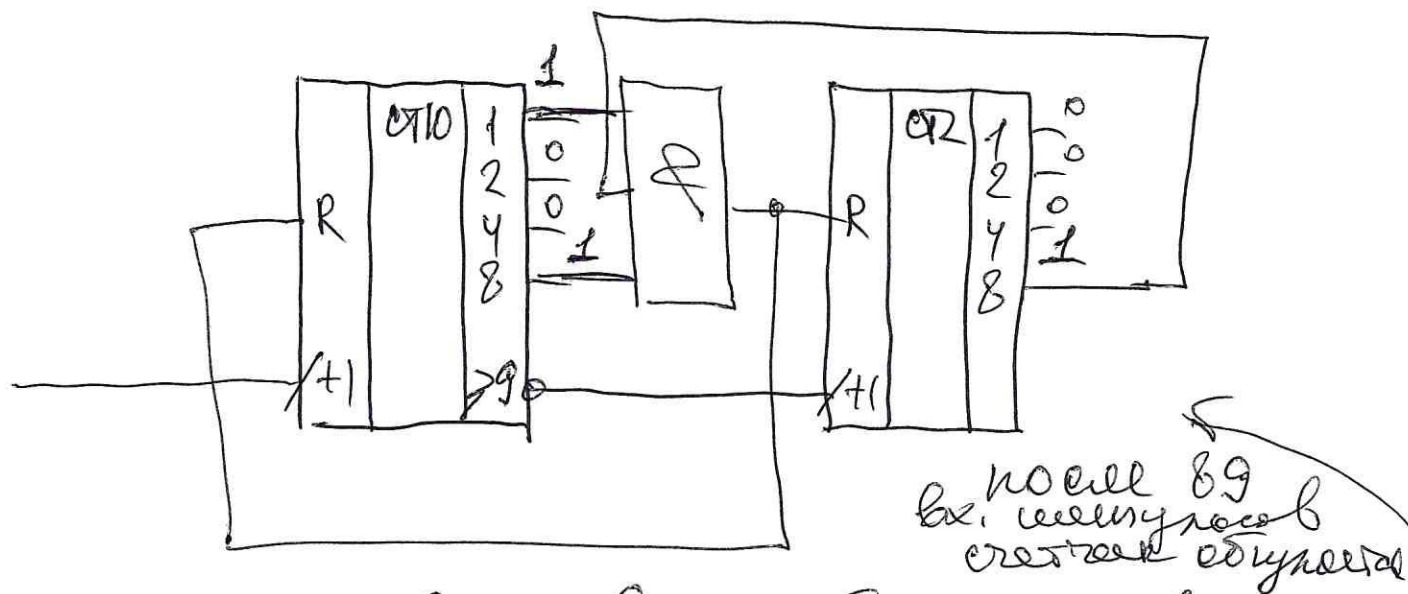


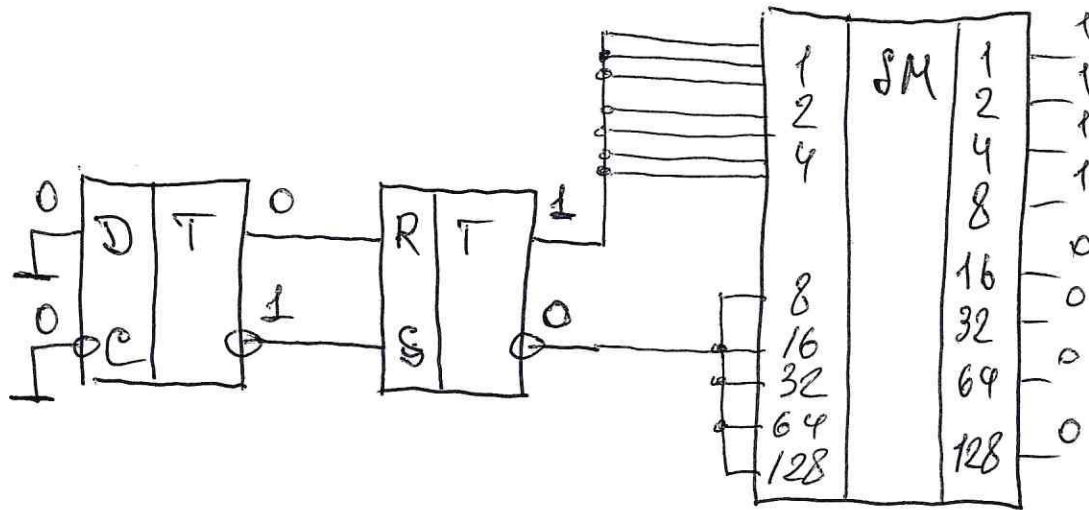
Схема схода в рассматриваемой
схеме схода работает
при любых сетях.



Учитывая все (результаты)
это состояние = $80 + 8 + 1 = 89$.

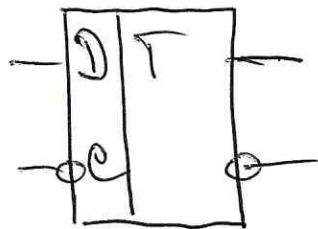
Максимум схода, после схода
схода по сходу схода схода
в $1 \rightarrow 2 \rightarrow \dots \rightarrow 88$ состояний. Выход
схода, 89-20 состояний, будет
схода в 0-е. Т. О., $(R_{ср} = 89)$ *

4. Указать уровни сигналов (13).
на выходах сумматора.



Решение.

Схема содержит синхронный
D-триггер со статическим
тактовым входом



Такой триггер при $C = 1$ находится
в режиме хранения. Если
 $C = 0$ на входной линии повторится
сигнал D.

(14)

Схема также содержит асинхронный RS-триггер с прямыми входами.

Работа асинхронного RS-триггера показана в таблице

S	R	Qпр	Qинв	Результ.
0	0	сохраняет	соп-ел	Хранение
0	1	0	1	Установка в 0
1	0	1	0	Установка в 1
1	1	0	0	Запрещенное состояние

Для определения уровней сигналов дифференциальных триггеров условия, при которых микроконтроллер относится к ТТЛШ (Транзисторно-транзисторная логика с фиксацией уровня). Тогда уровни сигналов = ел, исходящую схему.

На входе сумматора подается 4 двоичных сигнала

$$\begin{array}{r}
 + 00000111 \\
 + 00000111 \\
 + 00000001 \\
 \hline
 \end{array}$$

00001111 — уровни сигналов на входе

5. Найти пометки по числу 165₁₀.

15

Трёхбитовое двоичное число (т.к. 3 бита).

Перевести его в двоичный код

1	6	5
001	110	101

01 110 101 — двоичный код

Знаковый разряд.

Т.к. знаковый разряд = 0 — число > 0, поэтому

прямой и дополнительный коды совпадают.