Министерство науки и высшего образования Российской Федерации.

Технический институт (филиал)

Федерального государственного автономного образовательного учреждения высшего образования

«Северо-Восточный Федеральный университет имени М.К. Аммосова»

в г. Нерюнгри

Расчетно-графическая работа

Дисциплина: «Микропроцессорные средства управления электроприводами и технологическими комплексами»

Вариант-10

Выполнил:

студент группы З-БА-ЭП-18 (5)

С.В. Епифанов

Проверил:

к.т.н доцент кафедры ЭП и АПП

К.Я. Шабо

г. Нерюнгри 2022

**СОДЕРЖАНИЕ**

[1 РАСЧЕТНО-ГРАФИЧЕСКОЕ ЗАДАНИЕ 3](#_Toc95781141)

[2 СТРУКТУРНЫЙ СИНТЕЗ АВТОМАТА МИЛИ 4](#_Toc95781142)

[2.1 Общая характеристика синтезируемого устройства 4](#_Toc95781143)

[2.2 Граф автомата Мили 5](#_Toc95781144)

[2.3 Таблицы переходов и выходов автомата Мили 5](#_Toc95781145)

[2.4 Кодирование сигналов автомата 6](#_Toc95781146)

[2.5 Составление таблицы возбуждения памяти 7](#_Toc95781147)

[2.6 Минимизация выражений методом карт Карно 9](#_Toc95781148)

[2.7 Логическая схема автомата Мили 10](#_Toc95781149)

[2.8 Принципиальная схема устройства 11](#_Toc95781150)

[3 СИНТЕЗ ЭКВИВАЛЕНТНОГО АВТОМАТА МУРА 12](#_Toc95781151)

[3.1 Переход от автомата Мили к автомату Мура 13](#_Toc95781152)

[3.2 Кодирование сигналов автомата 15](#_Toc95781153)

[3.3 Составление таблицы возбуждения памяти 17](#_Toc95781154)

[3.4 Минимизация выражений методом карт Карно 17](#_Toc95781155)

[3.5 Логическая схема автомата Мура 20](#_Toc95781156)

[3.6 Принципиальная схема устройства 20](#_Toc95781157)

[4 ВЫВОДЫ 23](#_Toc95781158)

[СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ 24](#_Toc95781159)

# **1 РАСЧЕТНО-ГРАФИЧЕСКОЕ ЗАДАНИЕ**

1. Варианты задания конечного автомата Мили

А. Для своего номера варианта задания выпишите восемь четверок чисел и постройте граф конечного автомата Мили.

Б. Определите тип и количество элементов памяти.

В. Составьте таблицы переходов и выходов КА.

Г. Составьте таблицу возбуждения элементов памяти. Д. Синтезируйте комбинационную часть КА.

Е. Составьте полную логическую схему автомата. Реализуйте КА на микросхемах одной из серий: К155, К1531, К555, К1533, К561, К564. Составьте принципиальную схему с перечнем элементов по правилам ЕСКД.

1. Синтез эквивалентного автомата Мура

А. Путем эквивалентного преобразования исходного автомата Мили в автомат Мура, постройте граф и таблицу переходов эквивалентного автомата Мура.

Б. Составьте полную логическую схему автомата. Реализуйте КА на микросхемах заданной серии, составьте принципиальную схему с перечнем элементов по правилам ЕСКД.

В таблице 1 записаны четверки чисел для варианта 10.

Таблица 1

**Вариант задания конечного автомата**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Вершина графа | *a*1 | | *a*2 | | *a*3 | | *a*4 | |
| Сигнал | *Zi* | *Wi* | *Zi* | *Wi* | *Zi* | *Wi* | *Zi* | *Wi* |
| Номер выходящей из вершины ветви | 1234 | 1234 | 1234 | 1234 | 1234 | 1234 | 1234 | 1234 |
| Вариант | Индексы сигналов | | | | | | | |
| 10 | 0340 | 0130 | 4310 | 1110 | 1340 | 3420 | 0001 | 0003 |

Тип синхронного триггера: JK.

# **2 СТРУКТУРНЫЙ СИНТЕЗ АВТОМАТА МИЛИ**

## **Общая характеристика синтезируемого устройства**

Работа цифрового конечного автомата описывается набором входных сигналов *Z* = {*Z*1, *Z*2, …, *Zp*}, набором выходных сигналов *W* = {*W*1, *W*2, …, *Ws*}, множеством внутренних состояний (или выходных сигналов элементов памяти) *А* = {*a*1, *a*2, ..., *ak*}, двумя характеристическими функциями: функцией переходов δ и функцией выходов λ, а также начальным состоянием *a*1 *ϵ* *А*.

Внутреннее состояние автомата в последующем такте полностью определяется входным сигналом и внутренним состоянием в данном такте, что отражается в записи функций переходов *a*(*t*+1) = δ[*a*(*t*), *Z*(*t*)]. Выходной сигнал автомата Мили зависит как от внутреннего состояния автомата, так и от входного сигнала в том же такте *W*(*t*) = λ[*a*(*t*), *Z*(*t*)].

Каждое состояние входа и выхода любого автомата однозначно задается комбинацией двоичных сигналов на соответствующих *n*-разрядных шинах, и может быть закодировано набором двоичных символов (битов):

*Zi* ~ *x*(*t*) = (*х*1, *x*2, *xn*} - входной сигнал;

*Wi* ~ *y*(*t*) = {*y*1, *y*2, *ym*} - выходной сигнал;

*ai* ~ *Q*(*t*) = {*Q*1, *Q*2, *Qr*} - сигнал внутреннего состояния;

*U*(*t*) = {*u*1, *u*2, *uk*} - входной сигнал памяти.

Структурная схема (общий вид) автомата Мили показана на рисунке 1.

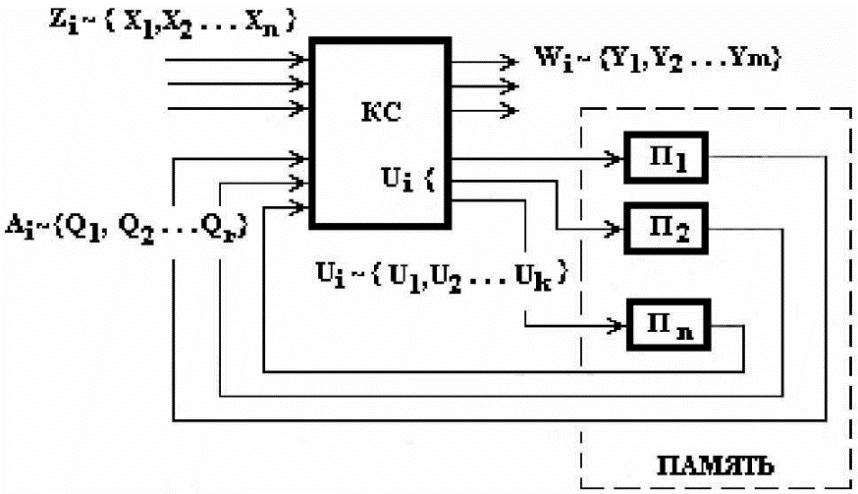


Рисунок 1 – Структурная схема КА Мили

(КС-комбинационная схема, П1, П2, Пn – элементы памяти)

## **Граф автомата Мили**

В соответствии с вариантом граф синтезируемого автомата Мили имеет 4 внутренних состояния (рисунок 2). Каждая ветвь символизирует переход автомата в другое внутреннее состояние *аk* (*k* = 1, 2, 3, 4) при совместном действии входного сигнала *Zi*, выходного сигнала *Wi*.

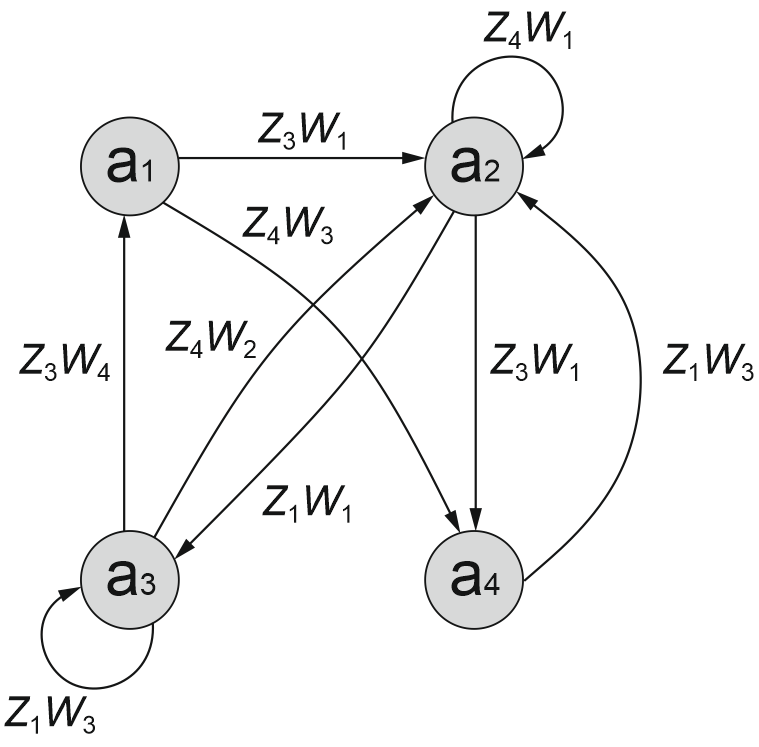


Рисунок 2 – Граф автомата Мили

## **Таблицы переходов и выходов автомата Мили**

Составим таблицы переходов и выходов автомата Мили (рисунок 3).

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| *a*(*t*+1) = δ[*a*(*t*), *Z*(*t*)] | | | | |  | *W*(*t*) = λ[*a*(*t*), *Z*(*t*)] | | | | |
| Сост.  входа | *a*1 | *a*2 | *a*3 | *a*4 |  | Сост.  входа | *a*1 | *a*2 | *a*3 | *a*4 |
| *Z*1 | – | *a*3 | *a*3 | *a*2 |  | *Z*1 | – | *W*1 | *W*3 | *W*3 |
| *Z*3 | *a*2 | *a*4 | *a*1 | – |  | *Z*3 | *W*1 | *W*1 | *W*4 | – |
| *Z*4 | *a*4 | *a*2 | *a*2 | – |  | *Z*4 | *W*3 | *W*1 | *W*2 | – |

Рисунок 3 – Исходный КА Мили

## **Кодирование сигналов автомата**

В качестве элементов памяти заданы JK-триггеры. Базис логических элементов - произвольный.

В нашем случае:

*k* = 4 - число внутренних состояний (*A* = {*a*1, *a*2, *a*3, *a*4});

*р* = 3 - число входных сигналов (*Z* = {*Z*1, *Z*3, *Z*4});

*s* = 4 - число выходных сигналов (*W* = {*W*1, *W*2, *W*3, *W*4}).

Находим:

- число элементов памяти: *r* > log2 *k* = log2 4 = 2;

- число разрядов входной шины: *n* > log2 *p* = log2 3 = 2;

- число разрядов выходной шины *m* > log2 *s* = log2 4 = 2.

Кодируем автомат (таблица 2), ставя в соответствие каждому символическому сигналу произвольный двоичный код (число разрядов кода соответствует найденным *r*, *n*, *m*).

Таблица 2

**Кодировка автомата Мили**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Входные сигналы | | | Выходные сигналы | | | Сигналы памяти | | |
| Состояние входа | Биты кода | | Состояние выхода | Биты кода | | Внутреннее  состояние | Биты кода | |
| *x*1 | *x*2 | *y*1 | *y*2 | *Q*1 | *Q*2 |
| *Z*1 | 0 | 0 | *W*1 | 0 | 0 | *a*1 | 0 | 0 |
| *Z*3 | 0 | 1 | *W*2 | 0 | 1 | *a*2 | 0 | 1 |
| *Z*4 | 1 | 1 | *W*3 | 1 | 0 | *a*3 | 1 | 0 |
|  | | | *W*4 | 1 | 1 | *a*4 | 1 | 1 |

С учетом введенных кодов переводим таблицы переходов и выходов в двоичный алфавит (рисунок 4).

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Таблица переходов (δ) | | | | |  | Таблица выходов (λ) | | | | |
| *x*1 *x*2 | *Q*1 *Q*2 | | | |  | *x*1 *x*2 | *Q*1 *Q*2 | | | |
| 00 | 01 | 10 | 11 |  |  | 00 | 01 | 10 | 11 |
| 00 | – | 10 | 10 | 01 |  | 00 | – | 00 | 10 | 10 |
| 01 | 01 | 11 | 00 | – |  | 01 | 00 | 00 | 11 | – |
| 11 | 11 | 01 | 01 | – |  | 11 | 10 | 00 | 01 | – |

Рисунок 4 – Двоично-кодированные таблицы КА Мили

По таблице выходов λ составляем логические уравнения для выходных сигналов *у*1 и *у*2. Учтем, что в каждой клетке таблицы левый бит характеризует сигнал *у*1, правый - *у*2. Записывая уравнения «по единицам», получаем СДНФ:

 (1)

## **Составление таблицы возбуждения памяти**

Преобразуем таблицу переходов автомата в таблицу возбуждения памяти (таблица 4). Для обеспечения каждого отдельного перехода из исходного состояния памяти в последующее нужно подать на входы элементов памяти (синхронных триггеров) определенные сигналы. Используем словарь переходов JK-триггера (таблица 3).

Таблица 3

**Словарь переходов JK-триггера**

|  |  |  |  |
| --- | --- | --- | --- |
| *Q*(*t*) | Сигналы на входах триггера  для перевода его в нужное состояние | | *Q*(*t* + 1) |
| *J* | *K* |
| 0 | 0 | – | 0 |
| 0 | 1 | – | 1 |
| 1 | – | 1 | 0 |
| 1 | – | 0 | 1 |
| Прочерк означает безразличное состояние входа | | | |

Таблица 4

**Таблица возбуждения памяти, выполненной на JK -триггерах**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| *x*1 *x*2 | *Q*1 *Q*2 | | | | | | | |
| 0 0 | | 0 1 | | 1 0 | | 1 1 | |
|  | *J*1 *K*1 | *J*2 *K*2 | *J*1 *K*1 | *J*2 *K*2 | *J*1 *K*1 | *J*2 *K*2 | *J*1 *K*1 | *J*2 *K*2 |
| 00 | – | | 1 – | – 1 | – 0 | 0 – | – 1 | – 0 |
| 01 | 0 – | 1 – | 1 – | – 0 | – 1 | 0 – | – | |
| 11 | 1 – | 1 – | 0 – | – 0 | – 1 | 1 – | – | |

По таблице возбуждения памяти (см. таблицу 4) составляем логические уравнения сигналов на каждом информационном входе каждого триггера. Записывая их «по единицам», получаем следующие СДНФ:

 (2)

## **Минимизация выражений методом карт Карно**

Минимизируем уравнения (1) и (2) при помощи карт Карно. Так как функции переходов и выходов не определены на некоторых наборах аргументов, доопределяем карты Карно на этих наборах единицами или нулями с целью проведения контуров наиболее высокого ранга (положение этих единиц отмечено на картах символом \*). Так, для *y*1 и *y*2 карты Карно имеют вид, представленный на рисунке 5.

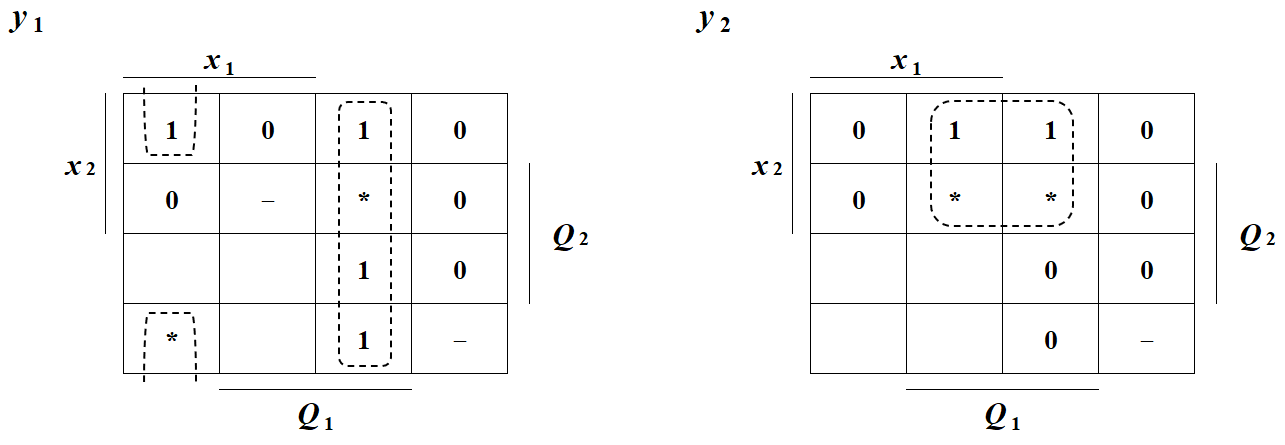


Рисунок 5 – Карты Карно для выходных сигналов

Записываем минимальные ДНФ для *y*1 и *y*2:

 (3)

Карты Карно для функций возбуждения памяти представлены на рисунке 6.

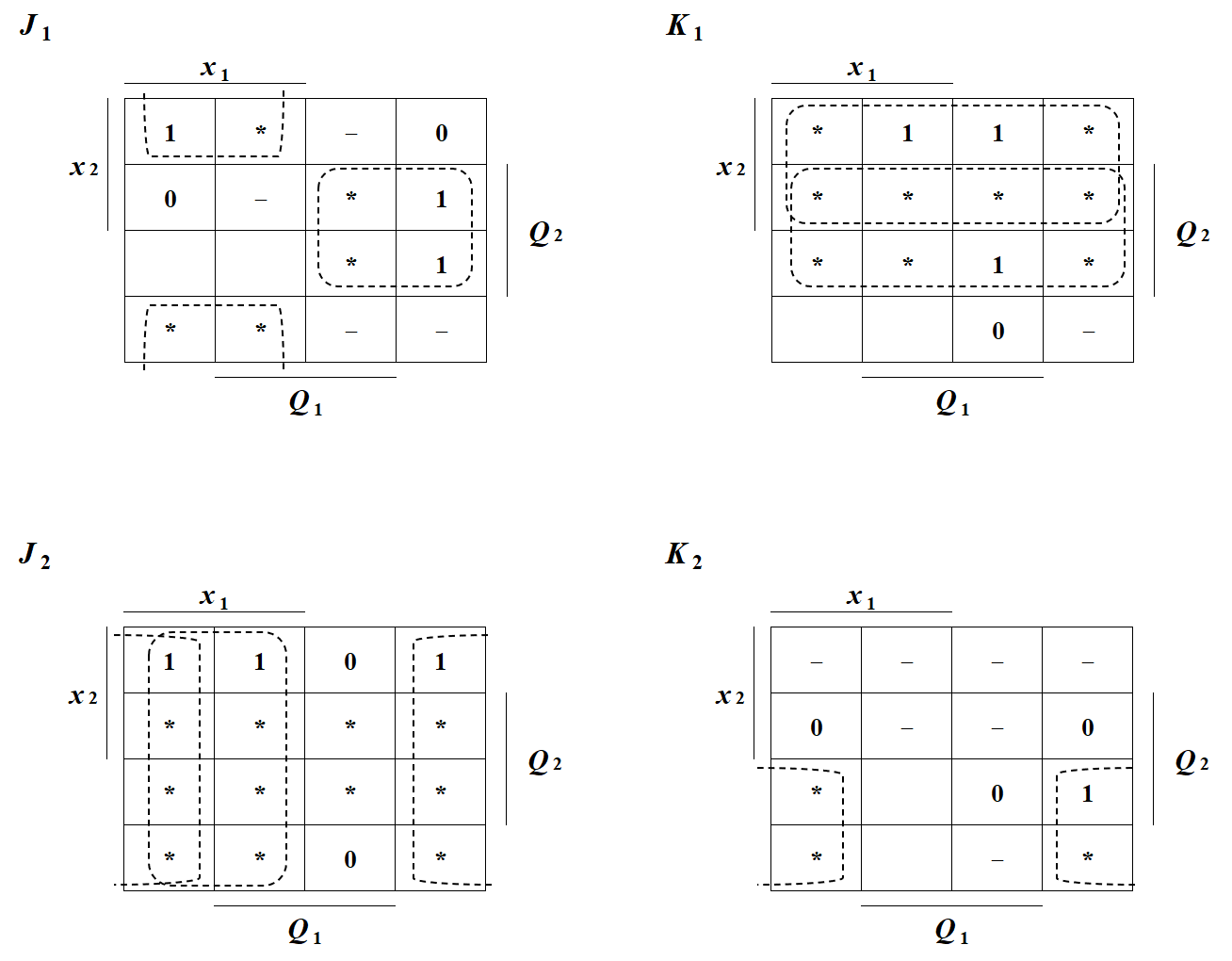


Рисунок 6 – Карты Карно для сигналов на информационных входах триггеров

Записываем минимальные ДНФ для *J*1, *K*1, *J*2 и *K*2:

 (4)

## **Логическая схема автомата Мили**

По полученным минимальным формам (3) и (4) составляем логическую схему автомата (рисунок 7).

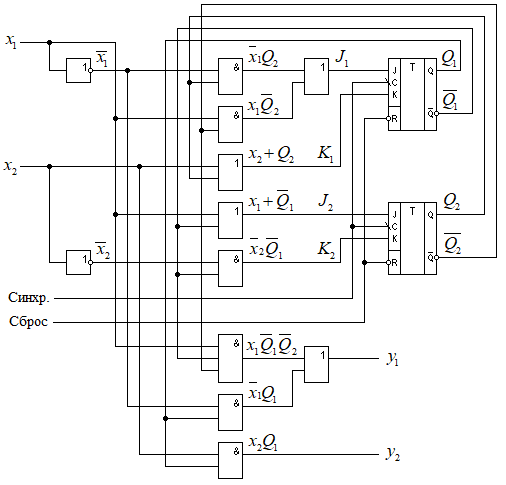


Рисунок 7 – Логическая схема автомата Мили

## **Принципиальная схема устройства**

Реализуем КА на микросхемах серии К555. Составим принципиальную схему с перечнем элементов (таблица 5).

Таблица 5

**Спецификация микросхем**

|  |  |  |  |
| --- | --- | --- | --- |
| Номер | Наименование | Обозначение  на схеме | Реализуемая функция |
| 1 | К555ЛН1 | DD1 | 6 логических элементов НЕ |
| 2 | К555ЛИ1 | DD2 | 4 логических элемента 2И |
| 3 | К555ЛИ3 | DD3 | 3 логических элемента 3И |
| 4 | К555ЛЛ1 | DD4 | 4 логических элемента 2ИЛИ |
| 5 | К155ТВ6 | DD5 | Два JK-триггера cо сбросом |

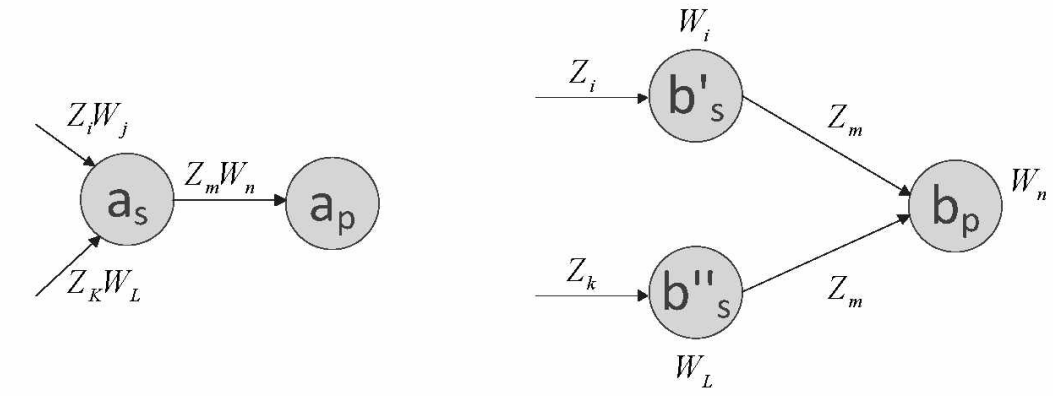
|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| |  |  |  |  | | --- | --- | --- | --- | | ***Поз.***  ***обозначения*** | ***Наименование*** | ***Кол.*** | ***Примечание*** | | ***DD1*** | ***К555ЛН1*** | ***1*** |  | | ***DD2*** | ***К555ЛИ1*** | ***1*** |  | | ***DD3*** | ***К555ЛИ3*** | ***1*** |  | | ***DD4*** | ***К555ЛЛ1*** | ***1*** |  | | ***DD5*** | ***К555ТВ6*** | ***1*** |  | | | | | | | | | | | | |
|
|
|
|
|
|
|  |  |  |  |  |  | | | | | | |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  | *СХЕМА*  *ЭЛЕКТРИЧЕСКАЯ*  *ПРИНЦИПИАЛЬНАЯ* | *Лит.* | | | *Масса* | | *Масштаб* |
| *Изм.* | *Лист* | *№ докум.* | *Подп* | *Дата* |  |  |  |  | |  |
| *Разраб.* | |  |  |  |
| *Провер.* | |  |  |  |
| *Т. Контр.* | |  |  |  | *Лист 1* | | | | *Листов 1* | |
|  | |  |  |  | *Автомат Мили* |  | | | | | |
| *Н. Контр.* | |  |  |  |
| *Утверд.* | |  |  |  |

# 

# **3 СИНТЕЗ ЭКВИВАЛЕНТНОГО АВТОМАТА МУРА**

## **Переход от автомата Мили к автомату Мура**

В общем виде переход от автомата Мили к автомату Мура можно проиллюстрировать на фрагменте графа (рисунок 8).



Автомат Мили Автомат Мура

Рисунок 8 – Переход от автомата Мили к автомату Мура

В нашем случае автомат Мили (см. рисунок 2) имеет следующие алфавиты:

*A* = {*a*1, *a*2, *a*3, *a*4};

*Z* = {*Z*1, *Z*3, *Z*4};

*W* = {*W*1, *W*2, *W*3, *W*4}.

Выполним переход к автомату Мура в следующем порядке.

1. Находим множества *Вs*, определяемые числом различных выходных сигналов на дугах, входящих в данное состояние:

*В*1 = {*а*1*W*4} = {*b*1};

*В*2 = {*а*2*W*1, *а*2*W*2, *а*2*W*3} = {*b*2, *b*3, *b*4};

*В*3 = {*а*3*W*1, *а*3*W*3} = {*b*5, *b*6};

*В*4 = {*а*4*W*1, *а*4*W*3} = {*b*7, *b*8}.

2. Составляем таблицу переходов автомата Мура (таблица 6) на основании таблицы переходов автомата Мили и состояний *Вs* (*s* = 1, 2, 3, 4).

Таблица 6

**Таблица переходов автомата Мура**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | *a*1 | *a*2 | | | *a*3 | | *a*4 | |
| *bi* | *b*1 | *b*2 | *b*3 | *b*4 | *b*5 | *b*6 | *b*7 | *b*8 |
| *Wi* | *W*4 | *W*1 | *W*2 | *W*3 | *W*1 | *W*3 | *W*1 | *W*3 |
| *Z*1 | – | *b*5 | *b*5 | *b*5 | *b*6 | *b*6 | *b*4 | *b*4 |
| *Z*3 | *b*2 | *b*7 | *b*7 | *b*7 | *b*1 | *b*1 | – | – |
| *Z*4 | *b*8 | *b*2 | *b*2 | *b*2 | *b*3 | *b*3 | – | – |

Для полученного автомата Мура составим граф, в котором выходные сигналы *W*1, *W*2, *W*3 определяются внутренними состояниями *b*1…*b*8. Этот граф изображен на рисунке 9.

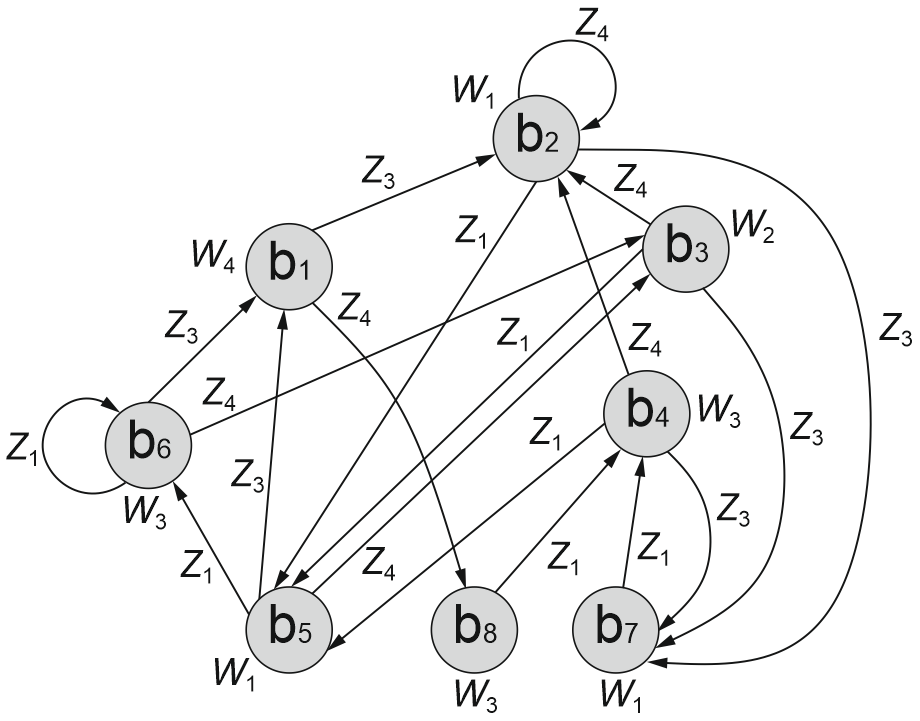


Рисунок 9 – Граф автомата Мура эквивалентного автомату Мили

Пусть автоматы Мили и Мура находятся в начальных состояниях *a*1 и *b*1 соответственно. Убедимся в эквивалентности преобразования путем подачи на входы исходного автомата Мили и полученного автомата Мура некоторой последовательности букв входного алфавита, например такой:

*Z* = {*Z*3, *Z*4, *Z*1, *Z*4, *Z*1, *Z*1, *Z*3, *Z*4, *Z*1, *Z*3, *Z*1, *Z*1, *Z*3}.

Выходная последовательность обоих автоматов будет следующей:

*W* = {*W*1, *W*1, *W*1, *W*2, *W*1, *W*3, *W*4, *W*3, *W*3, *W*1, *W*3, *W*1, *W*4}.

Значит, абстрактные автоматы Мили и Мура эквивалентны. При этом выходной алфавит автомата Мура может отличаться от выходного алфавита исходного автомата Мили начальным символом, поскольку в начальный момент времени состоянию *b*1 соответствует выходной символ *W*4 (не зависимо от сигнала на входе автомата).

## **Кодирование сигналов автомата**

Для автомата Мура:

*k* = 8 - число внутренних состояний (*B* = {*b*1, *b*2, *b*3, *b*4, *b*5, *b*6, *b*7, *b*8});

*р* = 3 - число входных сигналов (*Z* = {*Z*1, *Z*3, *Z*4});

*s* = 4 - число выходных сигналов (*W* = {*W*1, *W*2, *W*3, *W*4}).

Находим:

- число элементов памяти: *r* > log2 *k* = log2 8 = 3;

- число разрядов входной шины: *n* > log2 *p* = log2 3 = 2;

- число разрядов выходной шины *m* > log2 *s* = log2 4 = 2.

Кодируем автомат (таблица 7), ставя в соответствие каждому символическому сигналу произвольный двоичный код (число разрядов кода соответствует найденным *r*, *n*, *m*).

Таблица 7

**Кодировка автомата Мура**

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Входные сигналы | | | Выходные сигналы | | | Сигналы памяти | | | |
| Состояние входа | Биты кода | | Состояние выхода | Биты кода | | Внутреннее  состояние | Биты кода | | |
| *x*1 | *x*2 | *y*1 | *y*2 | *Q*1 | *Q*2 | *Q*3 |
| *Z*1 | 0 | 0 | *W*1 | 0 | 0 | *b*1 | 0 | 0 | 0 |
| *Z*3 | 0 | 1 | *W*2 | 0 | 1 | *b*2 | 0 | 0 | 1 |
| *Z*4 | 1 | 1 | *W*3 | 1 | 0 | *b*3 | 0 | 1 | 0 |
|  | | | *W*4 | 1 | 1 | *b*4 | 0 | 1 | 1 |
|  | | | | | | *b*5 | 1 | 0 | 0 |
|  | | | | | | *b*6 | 1 | 0 | 1 |
|  | | | | | | *b*7 | 1 | 1 | 0 |
|  | | | | | | *b*8 | 1 | 1 | 1 |

С учетом введенных кодов переводим таблицу переходов в двоичный алфавит (таблица 8).

Таблица 8

**Кодированная таблица переходов автомата Мура**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| *Q*1 *Q*2 *Q*3 | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 |
| *y*1 *y*2  *x*1 *x*2 | 11 | 00 | 01 | 10 | 00 | 10 | 00 | 10 |
| 00 | – | 100 | 100 | 100 | 101 | 101 | 011 | 011 |
| 01 | 001 | 110 | 110 | 110 | 000 | 000 | – | – |
| 11 | 111 | 001 | 001 | 001 | 010 | 010 | – | – |

Составим логические уравнения для выходных сигналов *у*1 и *у*2. Учтем, что в автомате Мура выходной сигнал зависит только от состояния, в котором находится автомат. Записывая уравнения «по единицам», получаем СДНФ:

 (5)

## **Составление таблицы возбуждения памяти**

Преобразуем таблицу переходов автомата в таблицу возбуждения памяти (таблица 9). Для обеспечения каждого отдельного перехода из исходного состояния памяти в последующее нужно подать на входы элементов памяти (синхронных триггеров) определенные сигналы. Используем словарь переходов JK-триггера (таблица 3).

Таблица 9

**Таблица возбуждения памяти, выполненной на JK -триггерах**

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| *x*1 *x*2 | *Q*1 *Q*2 *Q*3 | | | | | | | | | | | |
| 0 0 0 | | | 0 0 1 | | | 0 1 0 | | | 0 1 1 | | |
| *J*1 *K*1 | *J*2 *K*2 | *J*3 *K*3 | *J*1 *K*1 | *J*2 *K*2 | *J*3 *K*3 | *J*1 *K*1 | *J*2 *K*2 | *J*3 *K*3 | *J*1 *K*1 | *J*2 *K*2 | *J*3 *K*3 |
| 00 | – | | | 1 – | 0 – | – 1 | 1 – | – 1 | 0 – | 1 – | – 1 | – 1 |
| 01 | 0 – | 0 – | 1 – | 1 – | 1 – | – 1 | 1 – | – 0 | 0 – | 1 – | – 0 | – 1 |
| 11 | 1 – | 1 – | 1 – | 0 – | 0 – | – 0 | 0 – | – 1 | 1 – | 0 – | – 1 | – 0 |
|  | | | | | | | | | | | | |
|  | 1 0 0 | | | 1 0 1 | | | 1 1 0 | | | 1 1 1 | | |
| *J*1 *K*1 | *J*2 *K*2 | *J*3 *K*3 | *J*1 *K*1 | *J*2 *K*2 | *J*3 *K*3 | *J*1 *K*1 | *J*2 *K*2 | *J*3 *K*3 | *J*1 *K*1 | *J*2 *K*2 | *J*3 *K*3 |
| 00 | – 0 | 0 – | 1 – | – 0 | 0 – | – 0 | – 1 | – 0 | 1 – | – 1 | – 0 | – 0 |
| 01 | – 1 | 0 – | 0 – | – 1 | 0 – | – 1 | – | | | – | | |
| 11 | – 1 | 1 – | 0 – | – 1 | 1 – | – 1 | – | | | – | | |

## **Минимизация выражений методом карт Карно**

Минимизируем функции выходов и возбуждения памяти при помощи карт Карно. Для *y*1 и *y*2 карты Карно представлены на рисунке 10.

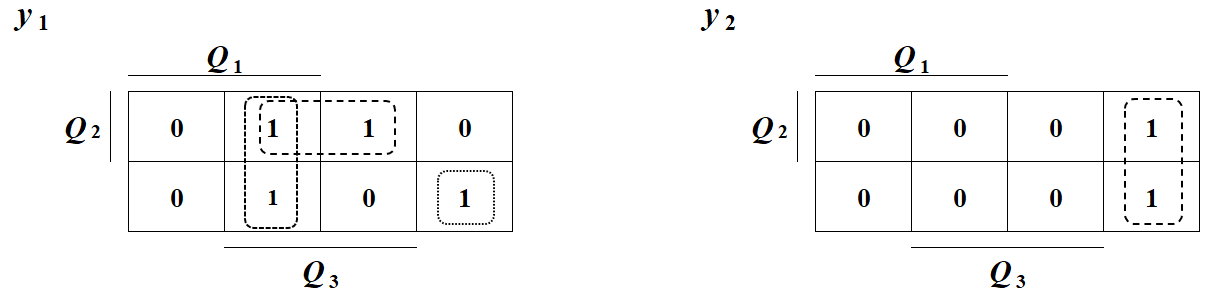


Рисунок 10 – Карты Карно для выходных сигналов

Записываем минимальные ДНФ для *y*1 и *y*2:

 (6)

Карты Карно для функций возбуждения памяти представлены на рисунке 11.

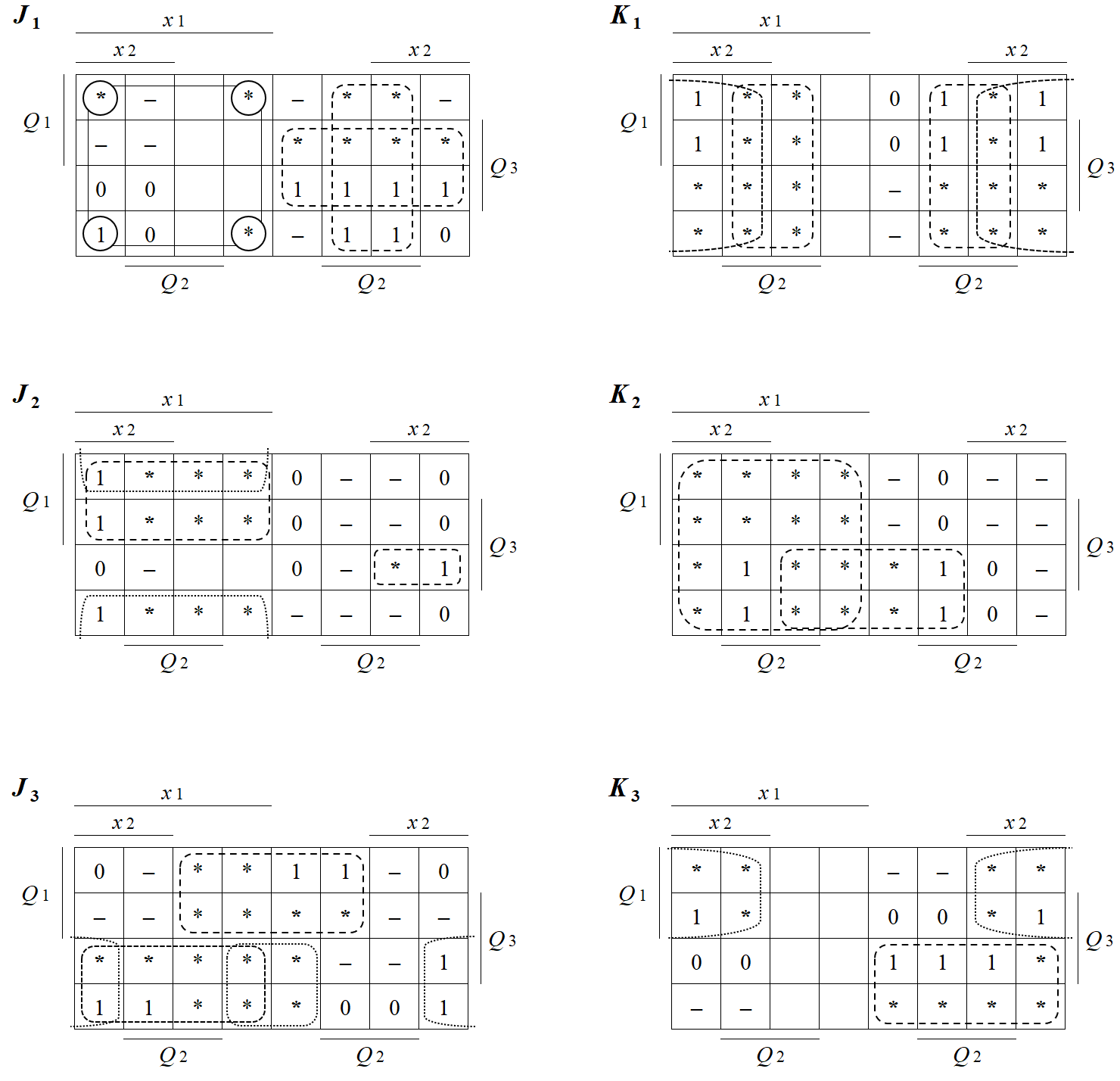


Рисунок 11 – Карты Карно для сигналов возбуждения памяти

Записываем минимальные ДНФ для *J*1, *K*1, *J*2, *K*2, *J*3 и *K*3:

 (7)

## **Логическая схема автомата Мура**

По полученным минимальным формам (6) и (7) составляем логическую схему автомата (рисунок 12).

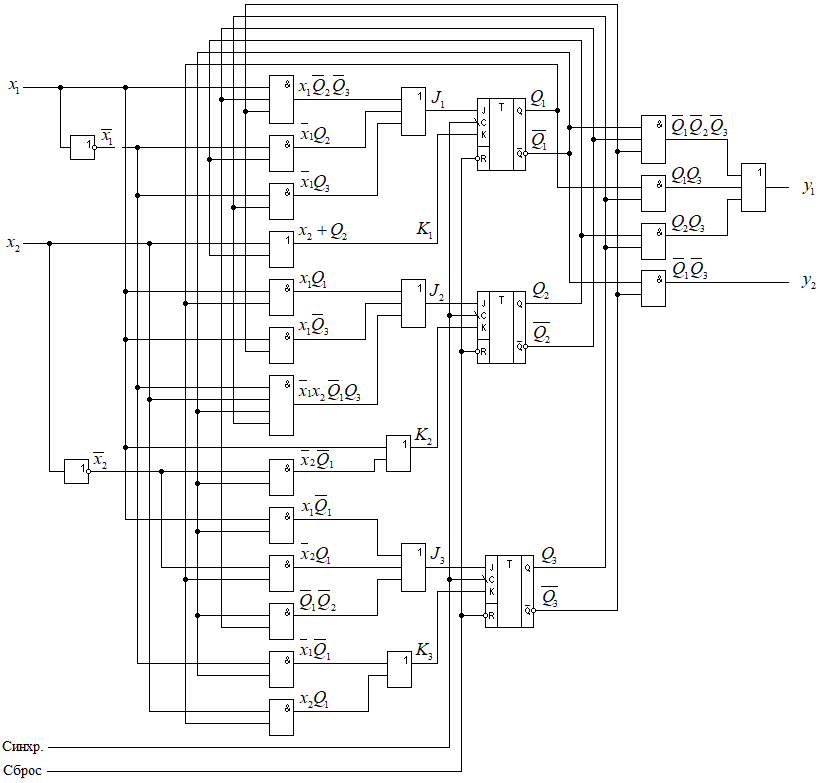


Рисунок 12 – Логическая схема автомата Мура

## **Принципиальная схема устройства**

Реализуем КА на микросхемах серии К555. Составим принципиальную схему с перечнем элементов (таблица 10).

Таблица 10

**Спецификация микросхем**

|  |  |  |  |
| --- | --- | --- | --- |
| Номер | Наименование | Обозначение  на схеме | Реализуемая функция |
| 1 | К555ЛН1 | DD1 | 6 логических элементов НЕ |
| 2 | К555ЛИ1 | DD2 – DD4 | 4 логических элемента 2И |
| 3 | К555ЛИ3 | DD5 | 3 логических элемента 3И |
| 4 | К555ЛИ6 | DD6 | 2 логических элемента 4И |
| 5 | К555ЛЛ1 | DD7 – DD9 | 4 логических элемента 2ИЛИ |
| 6 | К155ТВ6 | DD10, DD11 | Два JK-триггера cо сбросом |

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| |  |  |  |  | | --- | --- | --- | --- | | ***Поз.***  ***обозначения*** | ***Наименование*** | ***Кол.*** | ***Примечание*** | | ***DD1*** | ***К555ЛН1*** | ***1*** |  | | ***DD2 - DD4*** | ***К555ЛИ1*** | ***3*** |  | | ***DD5*** | ***К555ЛИ3*** | ***1*** |  | | ***DD6*** | ***К555ЛИ6*** | ***1*** |  | | ***DD7 - DD9*** | ***К555ЛЛ1*** | ***3*** |  | | ***DD10, DD11*** | ***К555ТВ6*** | ***2*** |  | | | | | | | | | | | | |
|
|
|
|
|
|
|  |  |  |  |  |  | | | | | | |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  | *СХЕМА*  *ЭЛЕКТРИЧЕСКАЯ*  *ПРИНЦИПИАЛЬНАЯ* | *Лит.* | | | *Масса* | | *Масштаб* |
| *Изм.* | *Лист* | *№ докум.* | *Подп* | *Дата* |  |  |  |  | |  |
| *Разраб.* | |  |  |  |
| *Провер.* | |  |  |  |
| *Т. Контр.* | |  |  |  | *Лист 1* | | | | *Листов 1* | |
|  | |  |  |  | *Автомат Мура* |  | | | | | |
| *Н. Контр.* | |  |  |  |
| *Утверд.* | |  |  |  |

# **4 ВЫВОДЫ**

В ходе выполнения работы были изучены общие характеристики и принципы работы конечных автоматов Мили и Мура. Выполнен структурный синтез заданного автомата Мили: построен граф, составлены таблицы переходов и выходов, выполнено кодирование сигналов автомата, получены кодированные таблицы переходов/выходов и возбуждения памяти с учетом заданного типа триггеров, с помощью карт Карно получены минимальные выражения функций, построена логическая схема автомата.

Отдельным этапом работы выполнено преобразование исходного автомата Мили в автомат Мура. Установлено, что при смене входного сигнала в пределах такта в автомате Мили состояние выхода изменяется, а в автомате Мура - сохраняется неизменным, так как изменение состояния элементов памяти происходит только в момент действия импульсов синхронизации.

В заключении выполнен структурный синтез эквивалентного автомата Мура в такой же последовательности, как и автомата Мили.

В результате выполнение расчетно-графической работы получены принципиальные схемы автоматов Мили и Мура на микросхемах выбранной серии (К555).

# **СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ**

1. Смирнов Ю.А. Основы микроэлектроники и микропроцессорной техники/ Ю.А. Смирнов, С.В. Соколов, Е.В. Титов. - СПб.: Лань, 2013. - 496 с.

2. Микушин А.В. Цифровые устройства и микропроцессоры / А.В. Микушин, А.М. Сажнев, В.И. Сединин. - СПб: БХВ-Петербург, 2010. - 832 с.

3. Безуглов Д.А. Цифровые устройства и микропроцессоры: учебное пособие / Д.А. Безуглов, И.В. Калиенко. - Р-Д., 2008. - 469 с.

4. Сажнев А.М. Цифровые устройства и микропроцессоры: конспект лекций / А.М. Сажнев. - Новосибирск: Изд-во НГТУ, 2007. - Ч. 1. - 116 с.

5. Пухальский Г.Я. Цифровые устройства: учебное пособие для втузов. - СПб.: Политехника, 2006. - 885 с.