

Введение

В 1965 году, когда в одном кристалле содержалось 60 транзисторов, Мур, сформулировал некий прогноз, о том, что плотность упаковки активных и пассивных элементов в одной микросхеме будет удваиваться каждый год. В 1975 году это было 65 тысяч, а в 1989 году уже 1,4мл и далее, пока нет противоречия этому прогнозу. В 2002 году уже 55 млн. с тактовой частотой 3 ГГц, которая увеличивается со скоростью 250 МГц в день.

Чтобы закон Мура «работал» должна развиваться технология. Если в 1980 году думали, как преодолеть барьер в проектной норме 1-мкм, то сегодня речь идёт о нормах в 0,13 мкм. и ниже. Динамика развития микроэлектронной технологии иллюстрируется проектными нормами по возможностям разрешения методами оптической литографии.

Техпроцессы более 100 нм

1,5 мкм

1,5 мкм — техпроцесс, соответствующий уровню технологии, достигнутому в 1982 году. Соответствует линейному разрешению литографического оборудования, примерно равному 1,5 мкм.

0,8 мкм

0,8 мкм — техпроцесс, соответствующий уровню технологии, достигнутому в конце 1980-х — начале 1990-х годов компаниями Intel и IBM.

0,6 мкм

Техпроцесс, достигнутый производственными мощностями компаниями Intel и IBM в 1994—1995 год.

0,35 мкм

350 нм — техпроцесс, соответствующий уровню технологии, достигнутому в 1997 году ведущими компаниями-производителями микросхем, такими как Intel, IBM, и TSMC. Соответствует линейному разрешению литографического оборудования, примерно равному 0,35 мкм.

0,25 мкм

250 нм — техпроцесс, соответствующий уровню технологии, достигнутому в 1998 году ведущими компаниями-производителями микросхем.

Соответствует линейному разрешению литографического оборудования, примерно равному 0,25 мкм и слоев металла до 6. минимальное количество масок 22

0,18 мкм

180 нм — техпроцесс, соответствующий уровню технологии, достигнутому в 1999 году ведущими компаниями-производителями микросхем.

Соответствует линейному разрешению литографического оборудования, примерно равному 0,180 мкм и слоев металла до 6-7. минимальное количество масок 22-24

0,13 мкм

130 нм — техпроцесс, соответствующий уровню технологии, достигнутому в 2000—2001 годах ведущими компаниями-производителями микросхем. Соответствует линейному разрешению литографического оборудования, примерно равному 130 нм.

90 нм (0,09 мкм)

90 нм — техпроцесс, соответствующий уровню полупроводниковой технологии, которая была достигнута к 2002—2003 годам. Соответствует линейному разрешению литографического оборудования, примерно равному 90 нм.

Технологический процесс с проектной нормой 90 нм часто используется с технологиями напряженного кремния.

65 нм (0,065 мкм)

65 нм — техпроцесс, соответствующий уровню технологии, достигнутому к 2004 году ведущими компаниями-производителями микросхем. Соответствует линейному разрешению литографического оборудования, примерно равному 65—70 нм.

50 нм (0,050 мкм)

50 нм — техпроцесс, соответствующий уровню технологии, достигнутому к 2005 году ведущими компаниями-производителями микросхем. Соответствует линейному разрешению литографического оборудования, примерно равному 50 нм.

45 нм (0,045 мкм)

45 нм — техпроцесс, соответствующий уровню технологии, достигнутому к 2006—2007 годам ведущими компаниями-производителями микросхем. Соответствует линейному разрешению литографического оборудования, примерно равному 45 нм. Для микроэлектронной промышленности стал революционным, так как это был первый техпроцесс, использующий технологию (HfSiON/TaN в технологии компании Intel), для замены физически себя исчерпавших SiO₂/poly-Si

32 нм (0,032 мкм)

32 нм — техпроцесс, соответствующий уровню технологии, достигнутому к 2009—2010 годам ведущими компаниями-производителями микросхем.

28 нм (0,028 мкм)

В мае 2011 по технологии 28 нм фирмой Altera была выпущена самая большая в мире микросхема, состоящая из 3,9 млрд транзисторов.

22 нм (0,022 мкм)

22 нм — техпроцесс, соответствующий уровню технологии, достигнутому к 2009—2012 гг. ведущими компаниями — производителями микросхем. 22-нм элементы формируются при литографии путем экспонирования маски светом длиной волны 193 нм

14 нм (0,014 мкм)

Согласно экстенсивной стратегии фирмы Intel уменьшение техпроцесса до 14 нм ожидается через год после представления чипа Haswell, архитектура будет называться Broadwell.

Строительство завода под названием **Fab 42** в американском штате Аризона началось в середине 2011 года, а в эксплуатацию он будет сдан в 2013 году. По заявлению Intel, он станет самым современным заводом по массовому выпуску компьютерных процессоров — Intel будет выпускать здесь продукцию по 14-нанометровой технологии на основе 300-миллиметровых кремниевых пластин. Завод также станет первым массовым производством, совместимым с 450-мм пластинами. В стройку планируется вложить более \$5 млрд. На момент запуска Fab 42 станет, как ожидается, одним из самых передовых в мире заводов по выпуску полупроводниковой продукции в больших объёмах.

10 нм (0,01 мкм)

Тайваньский полупроводниковый производитель United Microelectronics (UMC) сообщил, что присоединится к технологическому альянсу IBM для участия в разработке 10-нм CMOS-техпроцесса. Планы по выпуску серверных решений и развитию техпроцесса до 2018 года.

Техпроцесс атомарного уровня

В 2012 году исследователи из Университета Южного Уэльса представили способ создания транзисторов, размеры которых были бы равны размерам одного атома. Демонстрация способа была произведена на примере атома фосфора, размещённого на полупроводниковом кристалле. Результаты этой работы могут быть положены в основу создания квантовых компьютеров будущего

«Завтра» длина затвора будет 15 нм., транзисторы будут работать с тактовой частотой 1 ТГц., а это, естественно, новый диэлектрик с уникальными изолирующими свойствами и высокой диэлектрической проницаемостью, новыми материалами для затворов и МДП-транзисторов, использование т.н. «напряженного» кремния, корпусирование по 3-D технологии, увеличение плотности упаковки активных и пассивных элементов, решение проблем с межсоединениями и проблем с теплоотводом. И это все вопросы к технологам. и в первую очередь ...

Методология проектирования логических схем за последнее десятилетие практически не изменилась.

Это стандартные, полузаказные и заказные интегральные схемы (ИС). К стандартным логическим ИС относят такие микросхемы, которые используются в контроллерах винчестеров, схемах управления памятью. Их называют базовыми матричными кристаллами (БМК) или стандартными ячейками (СЯ), но по сути, они являются набором однотипных логических элементов типа «да», «нет», «или», причем, их количество в кристалле гораздо больше, чем необходимо для их функционирования. Так фирма ISE предлагает БМК с числом используемых вентилях более 5 000 000, с общим числом транзисторов на кристалле 10 000 000 шт. На их основе

изготавливаются заказные программируемые матрицы и логические интегральные микросхемы под конкретного заказчика. Срок проектирования таких ячеек не столь большой, где-то от недели до месяца. Основное в этом процессе определится с межсоединениями (металлизацией) между активными и пассивными элементами ИС, что определяет конкретное их назначение.

Как правило, 70% кристаллов БМК и СЯ изготавливаются по КМОП технологии, 16% по БиКМОП и 14% по остальным технологическим направлениям. КМОП технология используется в основном для изготовления цифровых микросхем, а БиКМОП для цифро – аналоговых.

Что касается технологии.

Стандартный набор технологических процессов практически не изменился. Это: эпитаксия и окисление, легирование и нанесение диэлектриков, жидкостная или «сухая» химия, металлизация и литография. И не важно, к какой области микроэлектроники относятся изготавливаемые микросхемы: силовой, обычной или СВЧ, набор технологических процессов практически не меряется. Набор, но не технологические процессы.

Разумеется, технология не стоит на месте. Она постоянно развивается, включая в себя работы по новым направлениям, таким как микросенсорика, микро и наносистемная техника, что потребовало новых подходов для реализации 3- D технологий на другом уровне.

Но это, в основном, всё те же технологические процессы: плазмохимическое травление на большую глубину с варьируемым профилем, гетероструктуры различного назначения, оптическая литография с высоким разрешением и менее дорогостоящая, чем электронная. В связи с этим, постоянно решаются вопросы по практическому использованию оптической литографии.

Речь идёт о предельном разрешении, т.е. о возможности получения минимальных топологических элементов и прогнозов по дальнейшему её использованию.

Разрешение для оптической литографии, в соответствии с формулой Релея, определяется выражением: $W = K\lambda/NA$, где λ длина волны источника излучения, NA числовая апертура объектива. Апертура определяется предельным углом, под которым излучение входит в линзу: $NA = n \sin \alpha = d/2F$, где n - коэффициент преломления среды, α – угол под которым облучается линза объектива, d – диаметр линзы, а F – фокусное расстояние. С учётом того, что K уменьшается с увеличением апертуры (считается, что K будет, всё –таки, не меньше 0,25) можно оценить предельное разрешение оптической литографии. На сегодняшний день оптические системы обладают апертурой более 0,8. С использованием аргон – фторового лазера (λ - 193 нМ) $W = 0,25 * 193 / 0,93 = 52 \text{ нМ}$.

Что можно изменить?

Найти среду с показателем преломления между подложкой и линзой больше единицы, малым коэффициентом поглощения на используемой длине волны

актиничного излучения, и совместимой, с материалом фоторезиста. Этим требованиям отвечает сверхчистая вода. Тогда можно получить разрешение до 35 нм. Теоретическое разрешение в 35 нм позволило использовать оптическое излучение вплоть до 2010 года. В корпорации IBM в 1/3 массовых изделий с критическими размерами 90 нм изготавливаются с разрешением 30 нм на длине волны 193 нм. Если использовать лазер, работающий на F2 с длиной волны 157 нм, то разрешение может быть 25 нм.

И так образом производится качественное улучшение всех технологических процессов, направленных на быстрое и, коммерчески выгодное, обновление выпускаемых изделий для массового потребителя.

Основная часть.

Как отмечено ранее, любые матрицы, как правило, состоят из однотипных логических элементов. Они содержат ограниченное, по разнообразию, количество активных и пассивных элементов. Это: резисторы, диоды, транзисторы, конденсаторы, индуктивности. Их изготовление не отличается особой оригинальностью.

Главное, необходимо правильно и оптимально использовать технологические процессы при формировании тех или иных элементов микросхемы.

На основе принципиальной схемы какого – либо логического элемента (либо аналоговой) прорабатывается её топологический вариант, определяющего технологический маршрут её изготовления.

В качестве примера рассмотрим вариант логической ячейки «2И – НЕ».

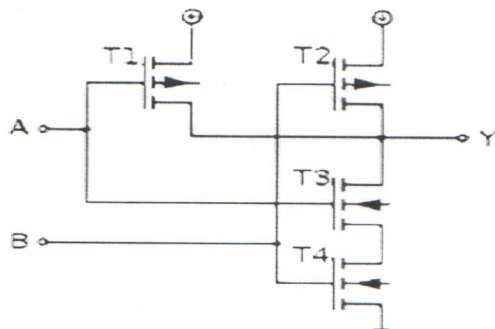


Рис. Принципиальная схема логического элемента выполняющего функцию 2И - НЕ

Если на оба входа А и В подан сигнал высокого уровня, то оба транзистора снизу на схеме открыты, а оба верхних закрыты, то есть выход соединён с землёй.

- Если хотя бы на один из входов подать сигнал низкого уровня, соответствующий транзистор сверху будет открыт, а снизу закрыт. Таким образом, выход будет соединён с напряжением питания и отсоединён от земли.

В схеме нет никаких нагрузочных сопротивлений, поэтому в статическом состоянии через КМОП-схему протекают только токи утечки через закрытые транзисторы, и энергопотребление очень низкое. При переключениях, электрическая энергия тратится в основном на заряд емкостей затворов и проводников, так что потребляемая (и рассеиваемая) мощность пропорциональна частоте этих переключений (например, тактовой частоте процессора).

На рисунке 12, с топологией микросхемы «2И-НЕ», можно заметить, что в ней используются два двухзатворных полевых транзистора разных конструкций. Верхний двухзатворный полевой транзистор выполняет логическую функцию «2ИЛИ», а нижний двухзатворный полевой транзистор выполняет логическую функцию «2И».

Его топологическая реализация показана на рис

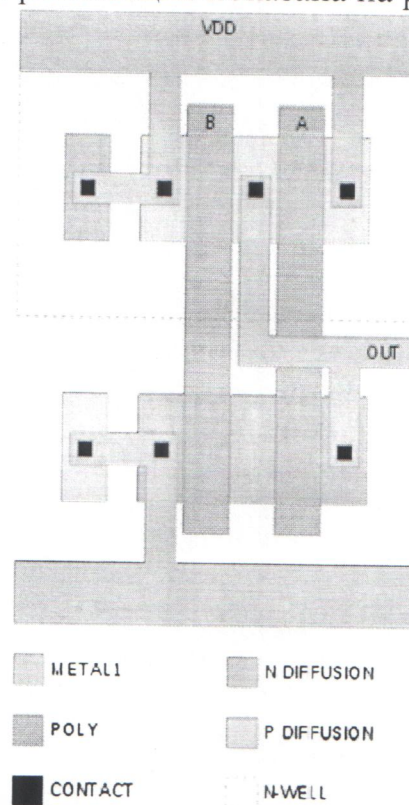


Рис. Топология микросхемы логического варианта «2ИЛИ – НЕ».

Рассмотрим различные варианты изготовления активных элементов ИМС. Это в основном транзисторы, которые можно и нужно использовать в качестве дополнительных элементов той или иной микросхемы.

В приведенном примере использованы МОП транзистор

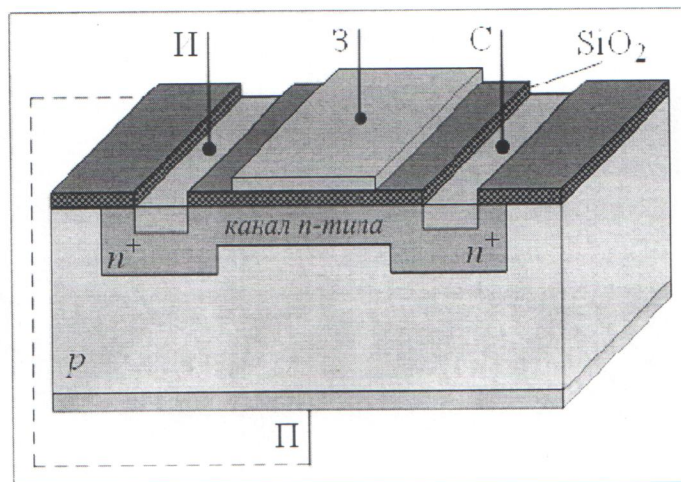


Рис. МОП транзистор с изолированным затвором и индуцированным каналом

Название МОП-транзисторы, отражает особенности их структуры. Она состоит из металлического затвора, разделённого с полупроводниковой подложкой слоем диэлектрика (рис), т. е. структура: металл - диэлектрик - полупроводник (МДП).

Но, так как в качестве диэлектрика, как правило, используется оксид кремния (SiO_2), эту же структуру часто называют МОП, т. е. металл - оксид — полупроводник.

Работа МОП-транзисторов основана на изменении сопротивления участка полупроводникового материала, находящегося непосредственно под затвором, при изменении электрического поля, создаваемого затвором. Поэтому их еще называют полевыми транзисторами.

Технология изготовления МОП-транзисторов очень проста: в кремниевой полупроводниковой пластине n (p)-типа создаются две области с высокой концентрацией носителей p (n)-типа: одна из них называется истоком, а другая — стоком. Обе области расположены в непосредственной близости друг от друга на расстоянии не более 5 мкм. Если между стоком и истоком приложить напряжение, то вне зависимости от его полярности тока не будет, так как слои с n- и p-проводимостью слева и справа образуют диоды и при любой полярности один из них окажется включенным в заперном направлении.

Между истоком и стоком на поверхности кремния расположен очень тонкий слой диэлектрического материала, поверх которого нанесен металлический электрод, образующий затвор МОП-транзистора. Благодаря малой толщине оксидного слоя (0,08-0,15 мкм) под затвором образуется очень сильное электрическое поле.

Канал проводимости тока специально не создается, а образуется благодаря притоку электронов из подложки p- типа при приложении к затвору положительного напряжения относительно истока.

За счет притока электронов в поверхностном слое полупроводника происходит инверсия электропроводности, т.е. образуется токопроводящий

канал n – типа, соединяющий области стока и истока. Проводимость канала возрастает с увеличением приложенного к затвору напряжения положительной полярности. В этом случае полевой транзистор работает в режиме обогащения.

Если подложка n – типа проводимости, области стока и истока p – типа, а на затвор будет подано напряжение отрицательной полярности, то транзистор будет работать в режиме обеднения

Далее остановимся на биполярных транзисторах менее распространенных в быстродействующих логических ячейках, да и более трудоёмких (32 технологические операции против 22 для МОП транзисторов). На рис показан типичный вариант биполярного транзистора.

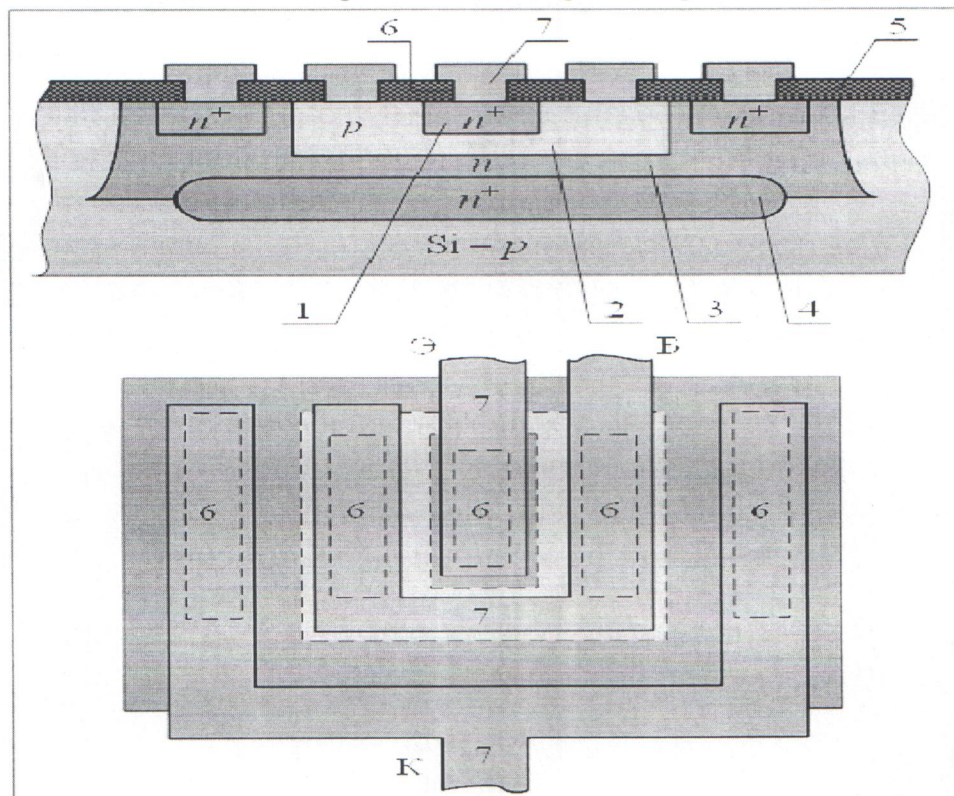


Рис. Биполярный p - n - p транзистор, где 1-области эмиттера и коллектора; 2- база; 3 - карман n -типа; 4- скрытый разделительный эпитаксиальный слой; 5 – диоксид кремния; 6,7-металлизация.

Биполярным транзистором называют полупроводниковый прибор, имеющий два взаимодействующих между собой p - n перехода. Технология изготовления биполярных транзисторов может быть различной, что в значительной мере определяет характеристики прибора.

В зависимости от последовательности чередования областей с различным типом проводимости различают p - n - p транзисторы и p - n - p транзисторы. Средняя часть рассматриваемых структур рассматриваемых структур называется базой, одна крайняя область называется коллектором другая эмиттером в несимметричных структурах.

Электрод базы располагается ближе к эмиттеру, а ширина базы зависит от частотного диапазона транзистора и с повышением частоты уменьшается. В

зависимости от полярности напряжений, приложенных к электродам транзистора, различают режимы его работы: линейный (усилительный), насыщения, отсечки и инверсный.

Технология его изготовления достаточно хорошо известна. Выбор подложки определенного типа проводимости и удельного сопротивления, наращивание эпитаксиального слоя противоположного типа проводимости формирование изолирующих областей. Далее методами диффузии или ионной имплантации создают активные области эмиттера, базы, коллектора с последующей металлизацией к ним контактов. В полупроводниковых интегральных микросхемах биполярный транзистор является элементом с самой сложной структурой. Для его формирования необходимо провести последовательно несколько этапов легирования различными примесями.

Чтобы не усложнять технологию изготовления интегральной микросхемы, целесообразно для создания резисторов использовать одну из областей транзисторной структуры: эмиттер, базу или коллектор.

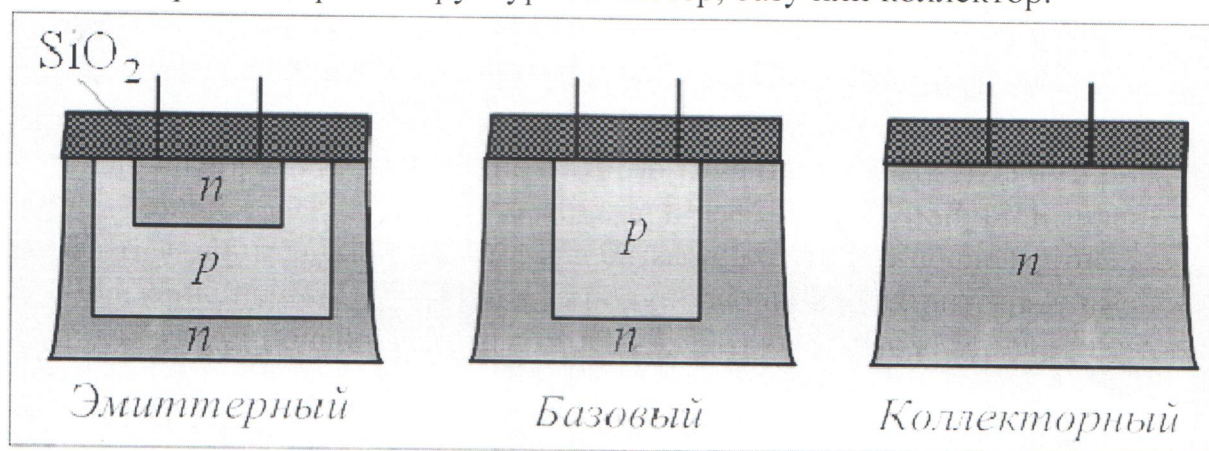


Рис. Транзисторные структуры, используемые в качестве резисторов
Эмиттерная область содержит наибольшую концентрацию примесей и обладает наименьшим удельным сопротивлением слоя. Поэтому эмиттерная область пригодна для формирования диффузионных резисторов только с малым сопротивлением (около 10 Ом). Из-за высокой концентрации примесей температурные коэффициенты сопротивления таких резисторов будут малы.

Коллекторная область транзисторной структуры содержит наименьшую концентрацию примесей. Поэтому коллекторная область вообще пригодна для формирования диффузионных резисторов с большим сопротивлением, но из-за малой концентрации примесей температурные коэффициенты сопротивления таких резисторов велики.

Таким образом, для формирования диффузионных резисторов обычно используют базовую область транзисторной структуры. Без существенного увеличения площади, занимаемой диффузионным резистором, в базовой области могут быть созданы резисторы с сопротивлением до 50 кОм. В то же время такие диффузионные резисторы имеют приемлемые температурные зависимости сопротивления; во всяком случае, эти зависимости более

слабые, чем для диффузионных резисторов, сформированных в коллекторной области.

Использование биполярных транзисторов в качестве диодов достаточно очевидно. Для конденсаторов интегральных микросхемах часто используется барьерная емкость р-п-перехода, смещенного в обратном направлении. Такой пассивный элемент интегральной микросхемы удобно изготавливать одновременно с формированием транзисторных структур или использовать непосредственно р-п-переходы транзисторных структур (рис. 7.10). Барьерная емкость р-п-перехода может быть использована как для создания конденсатора постоянной емкости, так и для конденсатора переменной емкости, которой можно управлять путем изменения постоянного смещения на переходе.

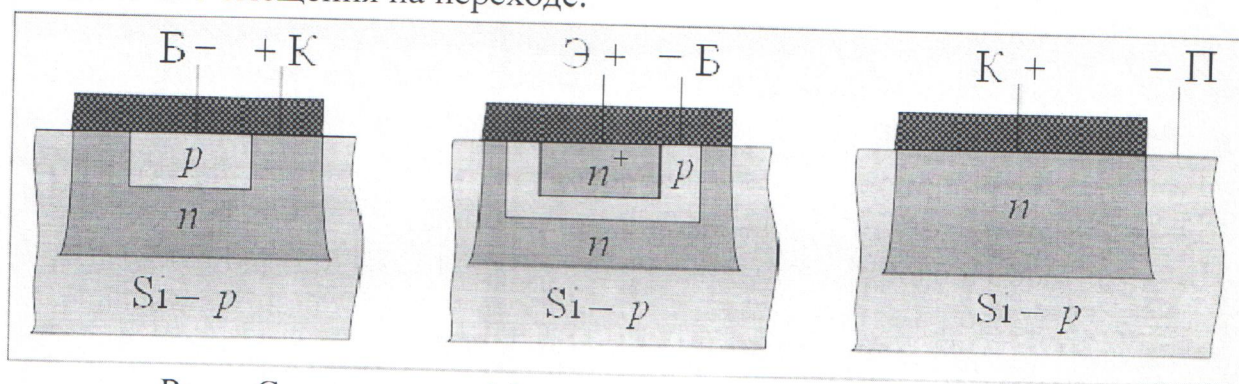


Рис. . Структуры диффузионных конденсаторов

Диапазон номинальных значений емкости диффузионных конденсаторов, которые могут быть сформированы на отведенных для них площадях монокристалла полупроводника, определяется концентрацией примесей в прилегающих к переходу областях. Диффузионные конденсаторы, использующие эмиттерную область транзисторной структуры, имеют большую удельную емкость по сравнению с конденсаторами на коллекторном переходе.

Однако при большой концентрации примесей в прилегающих к переходу областях и, следовательно, при малой толщине перехода будет мало пробивное напряжение такого перехода, а значит, и диффузионного конденсатора. Таким образом, удельную емкость и пробивное напряжение диффузионных конденсаторов надо рассматривать совместно. Взаимосвязь между этими параметрами оказывается неблагоприятной для диффузионных конденсаторов.

В связи с зависимостью барьерной емкости от напряжения смещения на р-п-переходе диффузионные конденсаторы могут быть использованы для усиления электромагнитных колебаний, т. е. могут быть активными элементами интегральных микросхем.

В качестве диэлектрика такого конденсатора используют слой диоксида кремния, которым покрыт кристалл полупроводника (рис.). Одной обкладкой конденсатора является слой металла (обычно алюминия),

нанесенный на поверхность слоя диоксида кремния одновременно с созданием межэлементных соединений и контактных площадок; другой обкладкой – сильнолегированная область полупроводника, которая формируется одновременно с формированием эмиттерных областей транзисторных структур интегральных микросхем. Таким образом, процесс изготовления МДП-конденсаторов также не требует проведения дополнительных операций их формирования.

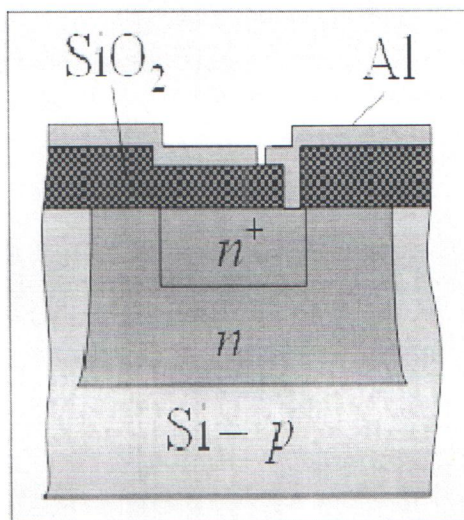


Рис. 7.11. Структура МДП- конденсатора

В островке, предназначенном для МДП-конденсатора, не формируют базовую область транзисторной структуры, т. е. не проводят внедрение примесей для создания базовой области. Поэтому под МДП-конденсатором есть только один р-п-переход между коллекторной областью транзисторной структуры и подложкой, который необходим для его изоляции от других элементов, расположенных на одной с ним полупроводниковой пластине.

Пассивные элементы для МИС на GaAs изготавливаются только по пленочной технологии. Несколько вариантов их изготовления приведены ниже. Здесь же необходимо добавить, что в технологии изготовления МИС на структурах АЗВ5 используются только низкотемпературные процессы.

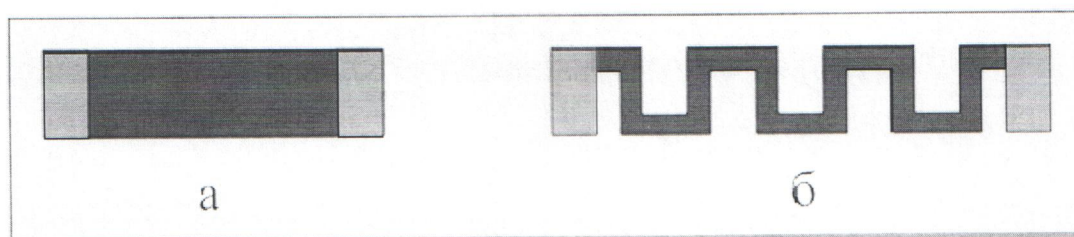


Рис. Пленочные металлические резисторы:

а- резистор с меньшим сопротивлением, чем резистор (б).

Для изготовления резисторов подбирают металлы с высоким удельным сопротивлением и низким температурным коэффициентом его изменения. Далее представлены различные варианты изготовления планарных конденсаторов.

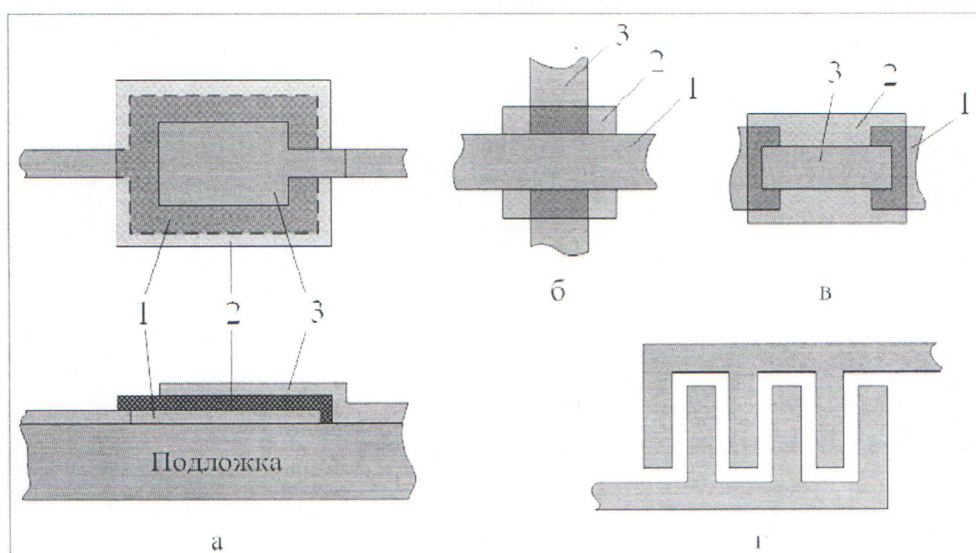


Рис. Планарные пленочные конденсаторы.

В качестве диэлектрика пленочных конденсаторов могут быть использованы различные материалы, но наиболее широко применяется монооксид кремния. Структура представленная на рис. , а, используется в случае, когда площадь верхней проводящей обкладки составляет не менее 10мм^2 . Если она составляет $5\text{--}10\text{мм}^2$, то конденсаторы выполняют в виде двух пересекающихся проводников 1 и 3, разделенных диэлектриком 2 (рис. , б). При площади менее 5мм^2 применяют последовательное соединение конденсаторов (рис. 7.12, в) или гребенчатые конденсаторы (рис. 7.12, г). Индуктивности обычно выполняют по толстопленочной технологии.

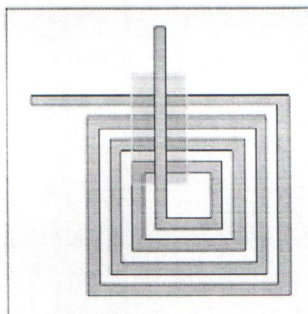


Рис Индуктивность, изготовленная по пленочной технологии.

Это, как правило, вакуумное осаждение золота с подслоем адгезионного металла, последующей литографией, гальваническим наращиванием золота, удалением вакуумно – осажденного золота и адгезионного металла и дальнейшим формированием воздушного моста для вывода начала спирали на периферию (к межсоединению).

Из активных элементов для МИС на GaAs используются диоды с барьером Шоттки (ДБШ) и полевые транзисторы (ПТШ).

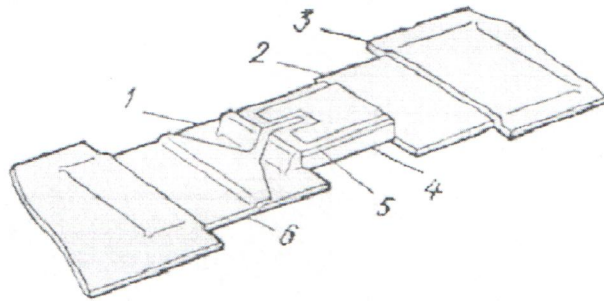


Рис. . СВЧ-диод с переходом Шоттки на арсениде галлия:
1- SiO_2 ; 2 - омический контакт; 3 - полосковая линия из золота; 4 - n^+GaAs ; 5 - nGaAs ; 6 - контакт перехода Шоттки.

Основными достоинствами СВЧ ДБШ являются:

1. Относительная простота варьирования высоты потенциального барьера без изменения свойств полупроводника за счет выбора соответствующего металла.
2. Высокая крутизна вольтамперной характеристики ($a=1$, тогда как для p-n переходов на кремнии типично $a=1,5$), обуславливающая лучшие детектирующие свойства.
3. Малая инерционность как в детекторном режиме, так и в режиме переключения (на 1-2 порядка меньше, чем у самых "быстрых" легированных золотом кремниевых диодов с p-n переходом).
4. Малый уровень шумов (справедливо вплоть до $f \cdot 10^{12}$ Гц, тогда как в случае p-n перехода частотная зависимость дробового шума определяется механизмом диффузии и рекомбинации неосновных носителей заряда).
5. Принципиальная возможность получения меньших (по сравнению с приборами с p-n переходами) значений последовательного электрического сопротивления и теплового сопротивления, так как металлический слой по этим свойствам превосходит любой сильно легированный слой полупроводника.
6. Резкое различие оптических свойств металла и полупроводника (значительно более резкое, чем в случае полупроводников n- и p-типов проводимости), позволяющее создавать ряд оригинальных фотоэлектрических приборов.
7. Технологическая простота, сочетающаяся с широтой возможностей (изготовление в одготипных процессах различных - выпрямляющих и омических - контактов).
8. Принципиальная совместимость методов изготовления контактов металл - полупроводник с технологией интегральных схем.

По поводу ПТШ на GaAs с субмикронными затворами см

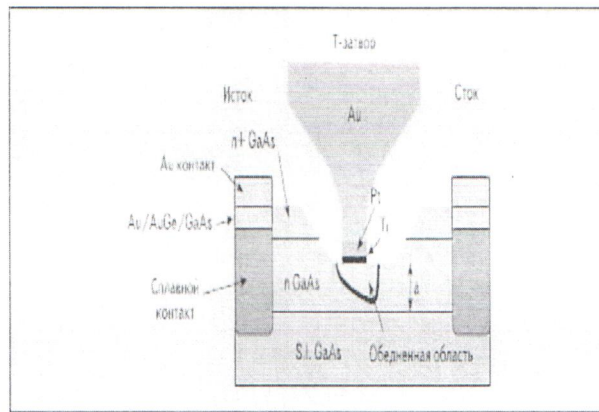


Рис. Базовая структура полевого транзистора с барьером Шоттки. Технология изготовления транзисторов может различаться у разных производителей, что не меняет основы построения маршрута их изготовления. То же касается и изготовления транзисторов с высокой подвижностью (НЕМТ/РНЕМТ), что иллюстрируется рис



Рис Базовые структуры ПТШ с высокой степени подвижности (НЕМТ, а) и псевдоморфного транзистора(б).

На следующем рисунке показан типовой маршрут формирования межсоединений между транзистором и пассивными элементами ИС, если они уже изготовлены.

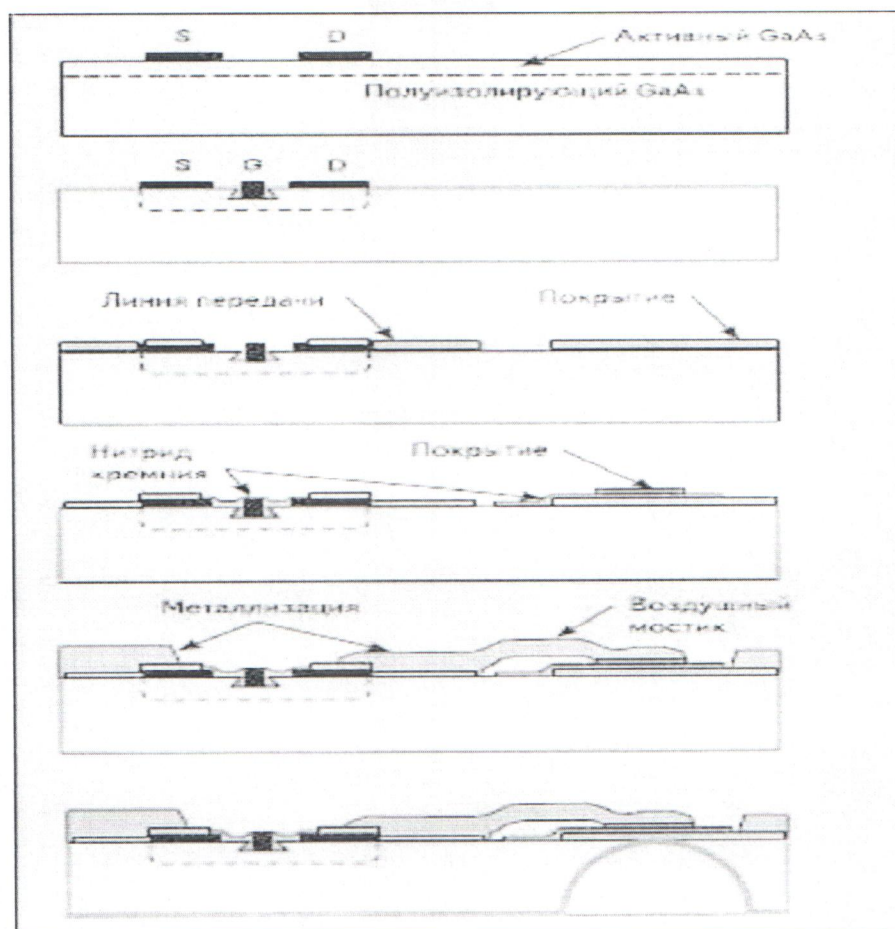


Рис. Основные технологические этапы формирования межсоединений МИС на GaAs.

На следующем рисунке показаны основные этапы формирования МИС с на базе НЕМТ структурах.

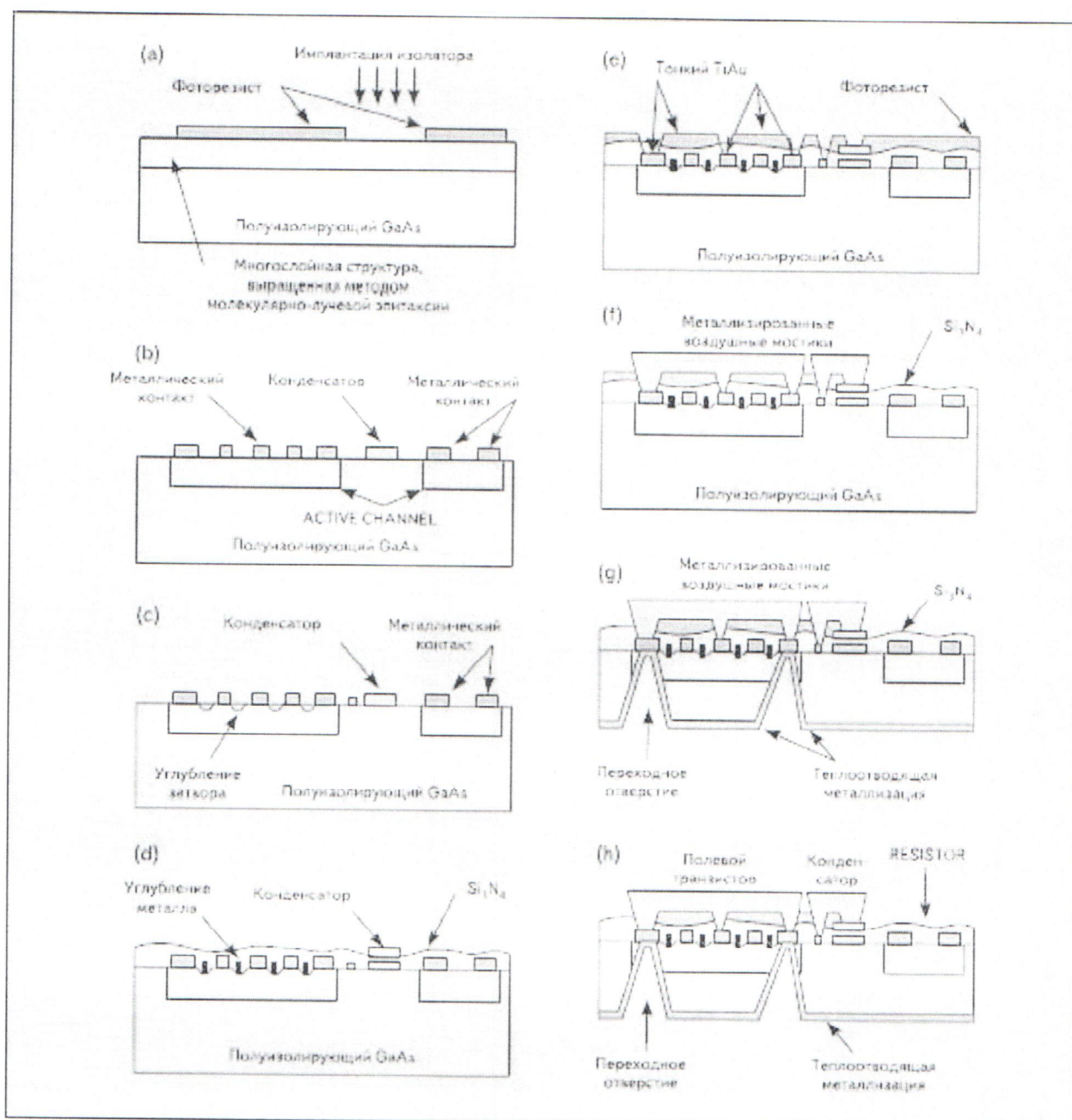


Рис. Последовательность изготовления активных и пассивных элементов МИС на НЕМТ структурах.

Контроль.

При изготовлении любой микросхемы в технологическом маршруте закладываются методы контроля проводимых операций. Они делятся, по определению, на входной, пооперационный и выходной. В первом случае, он достаточно формальный: проверяются подложки на соответствие сертификату.

Во втором случае контролируется точность получения заданных параметров активных и пассивных областей микросхемы и что, как правило, проводится на «свидетелях – спутниках». И только после формирования металлизации

возможен тотальный контроль выходных параметров микросхемы, по тестам заложенных в соответствующих тестах.

Технологический контроль проводится после каждого процесса. На «свидетелях» проводится контроль разрушающими методами, а на рабочих партиях в основном «визуальный».

На «свидетелях» контролируются параметры активных областей микросхемы: концентрацию, глубину залегания и распределение внедрённой примеси. Это: снятие вольт – фарадных характеристик, измерение слоевого сопротивления.

Диэлектрики контролируются на наличие пор и толщине, в исключительных случаях контролируется величина заряда и плотность поверхностных состояний.

Все пластины рабочих партий подвергаются визуальному контролю, который может быть выборочным или тотальным, автоматическим или индивидуальным.




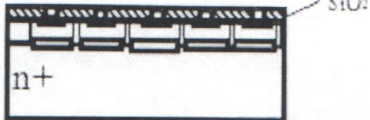

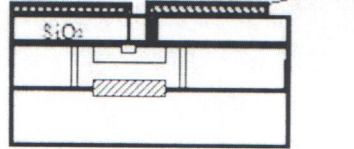
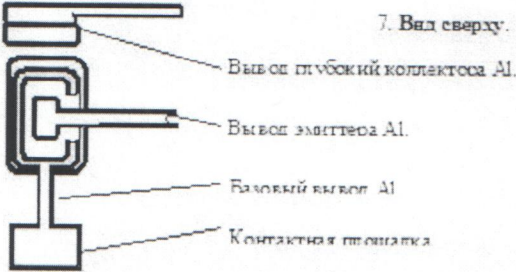
После нанесения металлизации и защиты реализуется выходной контроль всех микросхем в статическом режиме по тестам или непосредственно на стендах на предмет их функционирования и соответствия заложенным параметрам, т.е. разбраковка.

Требования к оформлению технологического маршрута.

На рис. Показаны основные операции определяющие изготовление МИС, содержащей биполярный транзистор и резисторы. Не переходы, а операции. Нет полноты «сопроводительного листа» следующего с каждой партией.

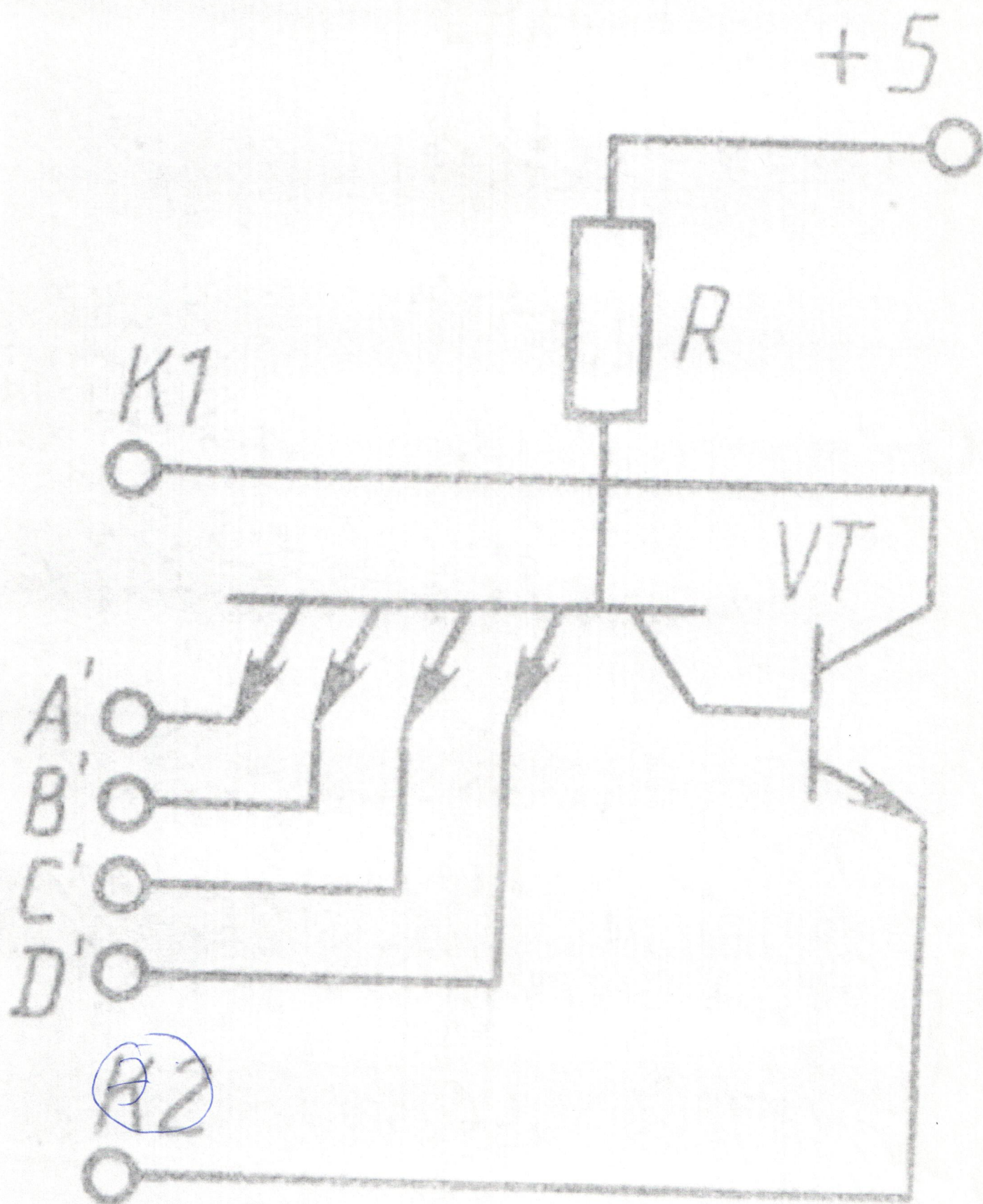
Нет межоперационных химических обработок, фотолитографических переходов, обработок после легирования, межоперационного контроля и т.д.

В работе они должны быть показаны. Рисунки появляются только в случае какого – либо внесенного изменения в рабочей пластине.

 <p>1 n+</p>	<p>Подложка кремния с $\rho \cdot 10^3$ ом•см ориентации [111]</p>
 <p>2 n+</p>	<p>Окисление, ФЛГ, под скрытый слой, легирование (p+), эпитаксия с $\rho \cdot 1$ ом•см, толщина 5 мкм.</p>
 <p>3 n+</p>	<p>Окисление, ФЛГ, разделительная диффузия (p), карманы и глубокий коллектор.</p>
 <p>4 n+</p>	<p>Окисление, ФЛГ под базу транзисторов и резисторов, легирование (n+).</p>
 <p>5 n+</p>	<p>Окисление, ФЛГ под эмиттеры, легирование (p+).</p>
 <p>6</p>	<p>Окисление, ФЛГ под контакты, осаждение Al, ФЛГ под контакты и разводку, травление Al, вжигание, (нанесение защитного окисла, ФЛГ под контакты, травление окисла, снятие резиста)* хим. обработка, контроль стат. параметров.</p>
 <p>7. Вид сверху.</p> <p>Выход глубокий коллектора Al.</p> <p>Выход эмиттера Al.</p> <p>Базовый выход Al.</p> <p>Контактная площадка.</p>	<p>Металлизация к активным областям, разводка и контактные площадки.</p>

*) На рисунке не показаны.

Рис. Фрагмент технологического маршрута изготовления МИС.



b)

