

Лабораторная работа №13 (часть 1 вводная).

Аналого-цифровые преобразователи. Цифро-аналоговые преобразователи.

1. Цель работы:

1.1 Ознакомиться с принципами построения и действия АЦП, ЦАП.

1.2 Исследовать работу АЦП, ЦАП.

2. Задание

2.1 Исследовать работу схемы ЦАП.

2.2 Исследовать работу АЦП.

3. Порядок выполнения работы

Исследовать библиотечные АЦП, ЦАП

3.1 Соберите схему, представленную на рисунке 1, используя библиотечные АЦП, ЦАП.

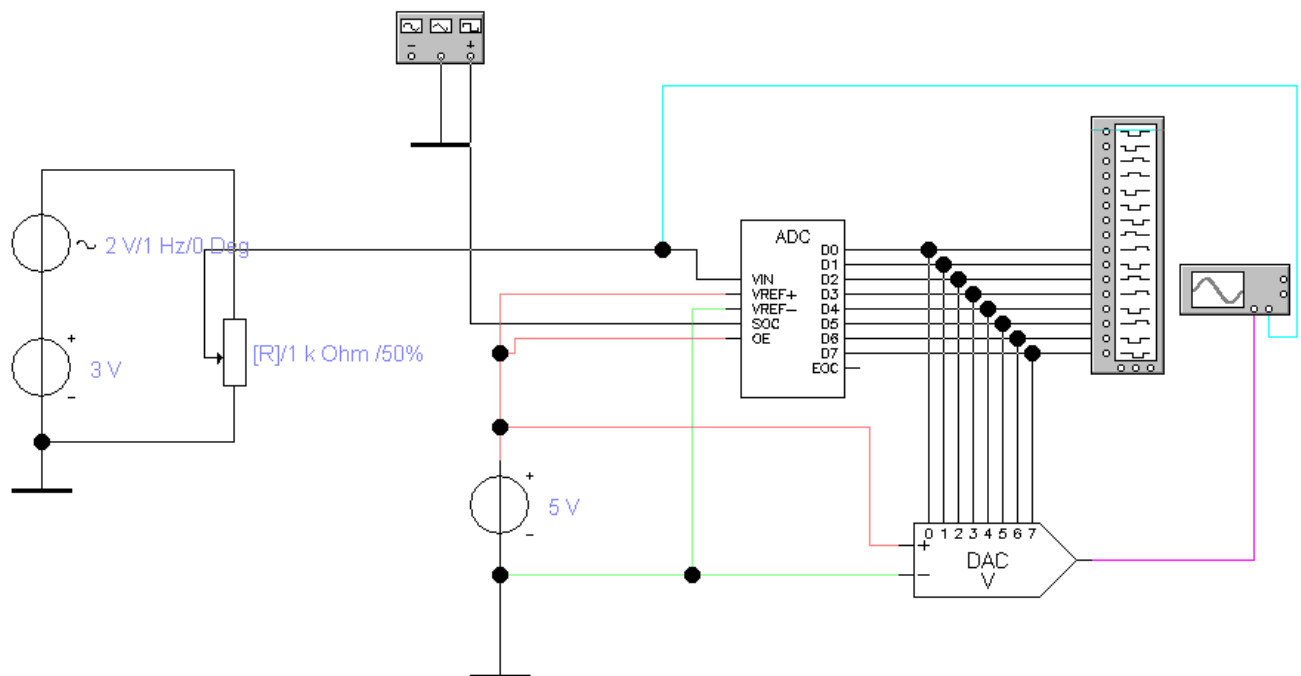
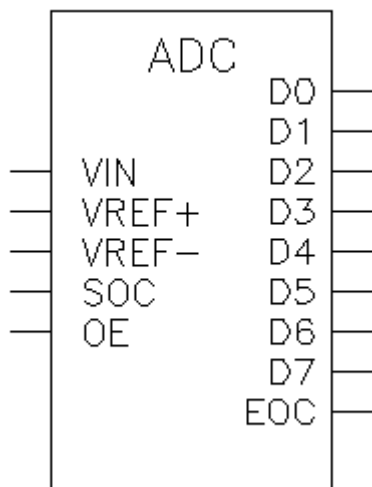


Рисунок 1 - Схема для исследования библиотечных АЦП, ЦАП

Примечание для пункта 3.1:

Обозначение АЦП в программном пакете Electronic workbench



Назначение входов:

VIN - вход для источника преобразуемого сигнала;

VREF+; VREF- - вход для источника опорного напряжения;

SOC - Вход синхронизации;

OE - разрешение на выдачу двоичной комбинации на выходы D0...D7;

EOC - сигнал готовности данных (например, при выдаче данных на ЭВМ)

3.2 Установите параметры входного сигнала: амплитуда: 5 Вольт, частота 1 Герц

Установите частоту, с которой сигнал будет оцифровываться, равной 1 Гц (вход синхронизации).

Получите осциллограмму цифрового и аналогового сигнала на осциллографе, занесите её в отчет.

Увеличивая частоту на входе синхронизации АЦП получите осциллограммы для частот: 2, 4, 8, 16, 32, 64, 128 Гц (рисунок 2)

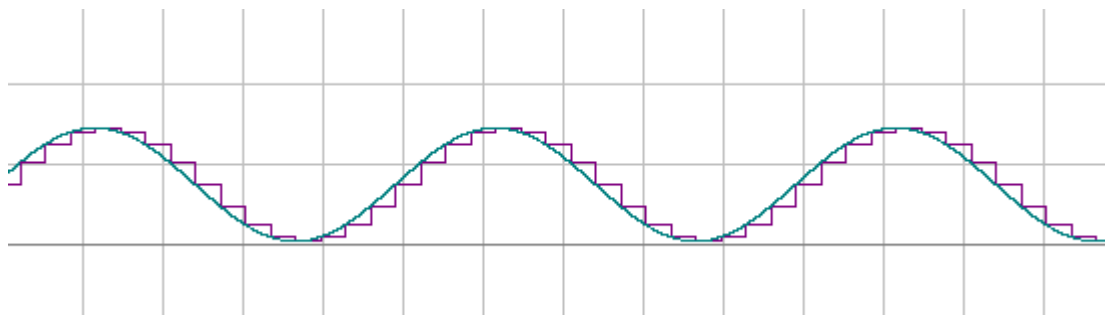


Рисунок 2 - Пример преобразованного сигнала

4. Содержание отчета

1. Исследуемая схема ЦАП и АЦП (скриншот).
2. Осциллограммы и графики согласно задания.

Лабораторная работа №13 (часть 2 основная).

Аналого-цифровые преобразователи. Цифро-аналоговые преобразователи.

1. Цель работы

Изучение принципов работы аналого-цифровых и цифро-аналоговых преобразователей, устройства микросхем АЦП и ЦАП, их алгоритмов работы, параметров, типовых схем включения, а также моделирование процессов преобразования сигналов.

2. Теоретическое введение

Аналого-цифровые преобразователи (АЦП, ADC – "Analog-to-Digital Converter") и цифроаналоговые преобразователи (ЦАП, DAC – "Digital-to-Analog Converter") применяются, главным образом, для сопряжения цифровых устройств и систем с аналоговыми сигналами, т. е. с реальным миром. При этом АЦП преобразуют аналоговые сигналы в дискретные (цифровые) сигналы, поступающие на цифровые устройства для дальнейшей обработки или хранения, а ЦАП преобразуют выходные цифровые сигналы цифровых устройств в аналоговые сигналы.

АЦП и ЦАП применяются в измерительной технике (в цифровых осциллографах, вольтметрах, генераторах сигналов и т. д.), в бытовой аппаратуре (в телевизорах, музыкальных центрах, в автомобильной электронике и т. д.), в компьютерной технике (в устройствах ввода и вывода звука в компьютерах, в видеомониторах, принтерах и т. д.), в медицинской технике, в радиолокационных устройствах, в телефонии и во многих других областях. Применение АЦП и ЦАП постоянно расширяется по мере перехода от аналоговых устройств к цифровым.

В качестве АЦП и ЦАП обычно применяются специализированные микросхемы, выпускаемые многими отечественными и зарубежными фирмами.

1. Аналого-цифровые преобразователи (АЦП)

Микросхемы АЦП преобразуют входной аналоговый сигнал в последовательность цифровых кодов. В общем случае микросхему АЦП можно представить в виде блока, имеющего один аналоговый вход, один или два входа для подачи опорного (образцового) напряжения, а также цифровые выходы для выдачи кода,

соответствующего текущему значению аналогового сигнала (см. рис. 1).

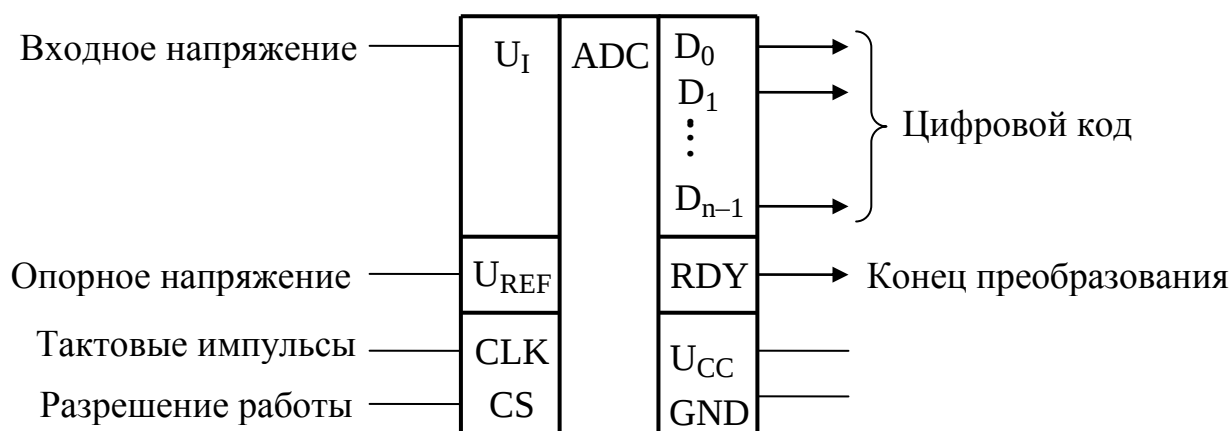


Рис. 1. Обозначение микросхемы АЦП

Часто микросхема АЦП имеет также вход для подачи тактового сигнала CLK, сигнал разрешения работы CS и сигнал о готовности выходного цифрового кода RDY. На микросхему подается одно или два питающих напряжения и общий провод. Существует большое разнообразие микросхем АЦП.

Опорное напряжение АЦП задает диапазон входного напряжения, в котором производится преобразование. Оно может быть постоянным или же допускать изменение в некоторых пределах. Иногда предусматривается подача на АЦП двух опорных напряжений с разными знаками, тогда АЦП способен работать как с положительными, так и с отрицательными входными напряжениями.

Выходной n -разрядный цифровой код N однозначно соответствует уровню входного напряжения. Код может принимать 2^n значений от 0 до $(2^n - 1)$, то есть АЦП может различать 2^n уровней входного напряжения. Количество разрядов выходного кода n представляет собой важнейшую характеристику АЦП. В момент готовности выходного кода выдается сигнал окончания преобразования RDY, по которому внешнее устройство может читать код N .

Управляется работа АЦП тактовым сигналом CLK, который задает частоту преобразования, то есть частоту выдачи выходных кодов. Предельная тактовая частота – второй важнейший параметр АЦП. В некоторых микросхемах имеется встроенный генератор тактовых сигналов, поэтому к их выводам подключается кварцевый

генератор или конденсатор, задающий частоту преобразования. Сигнал CS разрешает работу микросхемы.

Выпускается множество самых разнообразных микросхем АЦП, различающихся скоростью работы (частота преобразования от сотен килогерц до сотен мегагерц), разрядностью (от 6 до 24), допустимыми диапазонами входного сигнала, величинами погрешностей, уровнями питающих напряжений, методами выдачи выходного кода (параллельный или последовательный), другими параметрами. Обычно микросхемы с большим количеством разрядов имеют невысокое быстродействие, а наиболее быстродействующие микросхемы имеют небольшое число разрядов. Область применения любой микросхемы АЦП во многом определяется использованным в ней принципом преобразования, поэтому необходимо знать особенности этих принципов.

Самыми распространенными являются два принципа построения АЦП: последовательный и параллельный.

В **последовательном** АЦП входное напряжение последовательно сравнивается одним единственным компаратором с несколькими эталонными уровнями напряжения, и в зависимости от результатов этого сравнения формируется выходной код. Наибольшее распространение получили АЦП на основе так называемого регистра последовательных приближений (см. рис. 2).

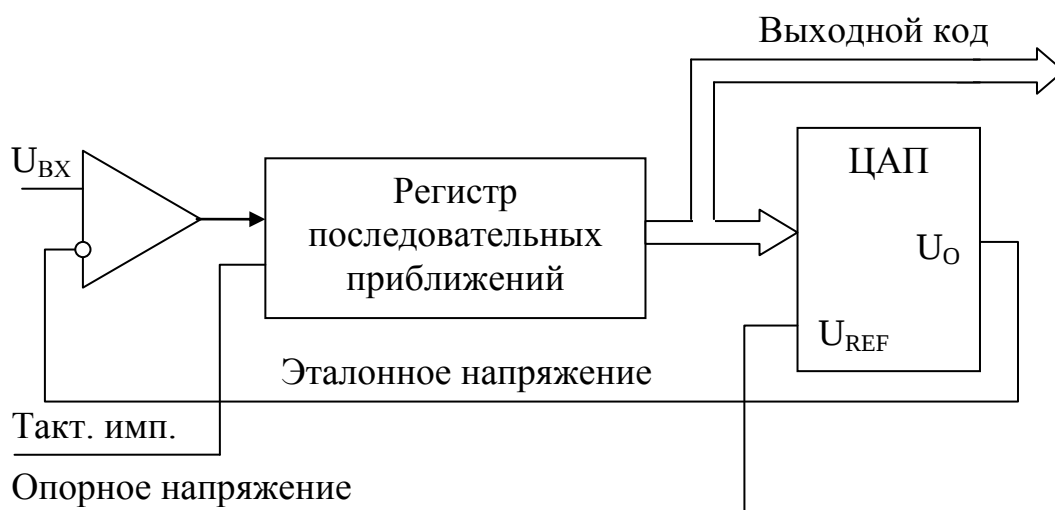


Рис. 2. Схема АЦП последовательных приближений

Входное напряжение подается на вход компаратора, на другой вход которого подается эталонное напряжение, ступенчато изменяющееся во времени. Выходной сигнал компаратора подается на вход регистра последовательных приближений, тактируемого внешним тактовым сигналом. Выходной код регистра последовательных приближений поступает на ЦАП, которое из опорного напряжения формирует меняющееся эталонное напряжение.

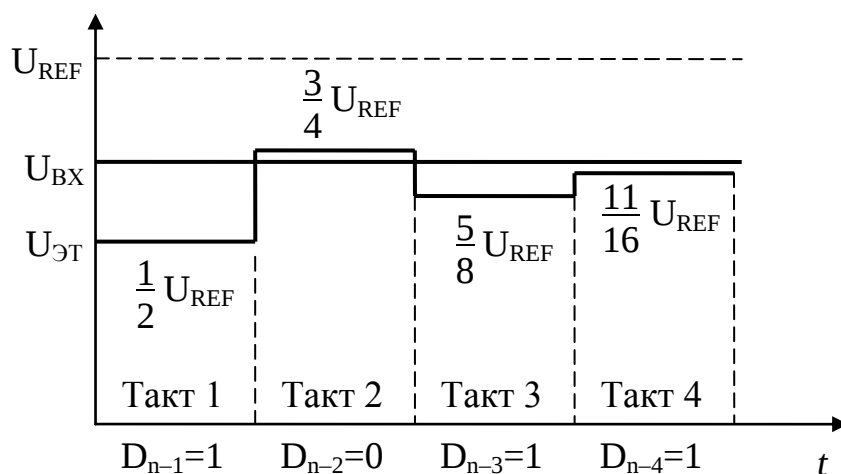


Рис. 3. Формирование кода в АЦП последовательных приближений

Регистр последовательных приближений работает так, что в зависимости от результата предыдущего сравнения выбирается следующий уровень эталонного напряжения по следующему алгоритму (см. рис. 3):

- В первом такте входной сигнал сравнивается с половиной опорного напряжения.
- Если входной сигнал меньше половины опорного напряжения, то на следующем такте он сравнивается с четвертью опорного напряжения (то есть половина опорного напряжения уменьшается на четверть). Одновременно в регистр последовательных приближений записывается старший разряд выходного кода, равный нулю.
- Если же входной сигнал больше половины опорного напряжения, то на втором такте он сравнивается с $3/4$ опорного напряжения (то есть половина увеличивается на четверть). Одновременно в регистр последовательных приближений записывается старший разряд выходного кода, равный единице.

- Затем эта последовательность сравнений повторяется нужное число раз с уменьшением на каждом такте вдвое ступени изменения эталонного напряжения (на третьем такте – $1/8$ опорного напряжения, на четвертом – $1/16$ и т. д.). В результате эталонное напряжение в каждом такте приближается к входному напряжению. Всего преобразование занимает n тактов. В последнем такте вычисляется младший разряд.

Понятно, что процесс этот довольно медленный, требует нескольких тактов, причем в течение каждого такта должны успеть сработать компаратор, регистр последовательных приближений и ЦАП с выходом по напряжению. Поэтому последовательные АЦП довольно медленные, имеют сравнительно большое время преобразования и малую частоту преобразования.

АЦП **параллельного** типа работает по более простому принципу. Все разряды выходного кода вычисляются в них одновременно (параллельно), поэтому они гораздо быстрее, чем последовательные АЦП. Правда, они требуют применения большого количества компараторов ($2^n - 1$), что вызывает чисто технологические трудности при большом количестве разрядов (например, при 12-разрядном АЦП требуется 4095 компараторов).

Схема 8-разрядного АЦП на рисунке 4 включает в себя резистивный делитель из 256 резисторов, который делит диапазон между опорными напряжениями $U_{оп1}$ и $U_{оп2}$ на 255 квантов размером ΔU каждый. Входное напряжение сравнивается с помощью компараторов с уровнями, формируемыми делителем напряжения. Эти уровни соответствуют серединам квантов. Выходные сигналы компараторов преобразуются в 8-разрядный двоичный код с помощью приоритетного шифратора PRCD, который формирует на выходе код старшего из компараторов, выдавших сигнал логической единицы. Например, если входное напряжение попадает в пределы 128-го кванта, но ниже уровня квантования, то сработают компараторы от КН1 до КН127, что даст код 01111111, соответствующий числу 127. А если входное напряжение превысит уровень квантования, то сработает и компаратор КН128, и выходной код будет равен 10000000, что соответствует числу 128. Процесс преобразования происходит в параллельном АЦП очень

быстро, поэтому частота преобразования может достигать сотен мегагерц.

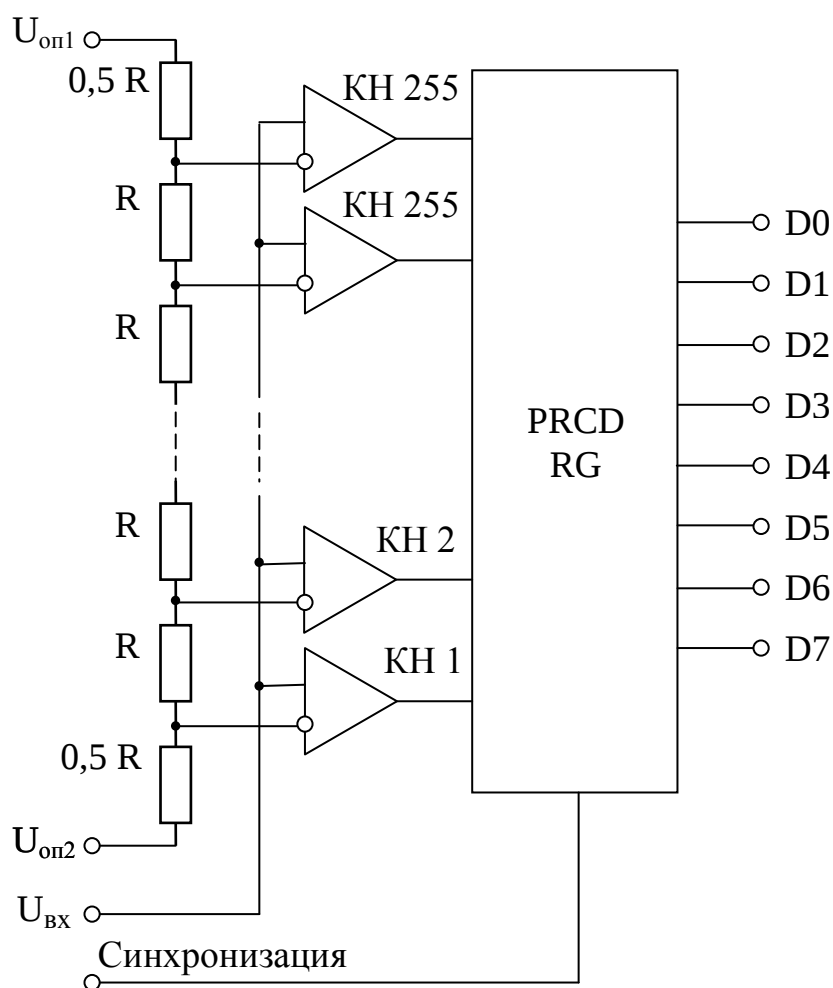


Рис. 4. Схема АЦП параллельного типа

Для повышения быстродействия в параллельном АЦП иногда применяется конвейерный принцип: выходной код компараторов записывается в $(2^n - 1)$ -разрядный параллельный регистр. Выходной код шифратора также записывается в n -разрядный параллельный регистр RG. Оба регистра в этом случае тактируются одним и тем же тактовым сигналом. Это снижает требования к быстродействию компараторов и шифратора. Правда, выходной код АЦП задерживается из-за таких регистров на два периода таковой частоты.

Для того чтобы АЦП любого типа работал с использованием всех своих возможностей, необходимо обеспечить согласование диапазона изменения входного аналогового сигнала с допустимым диапазоном (динамическим диапазоном) входного напряжения АЦП.

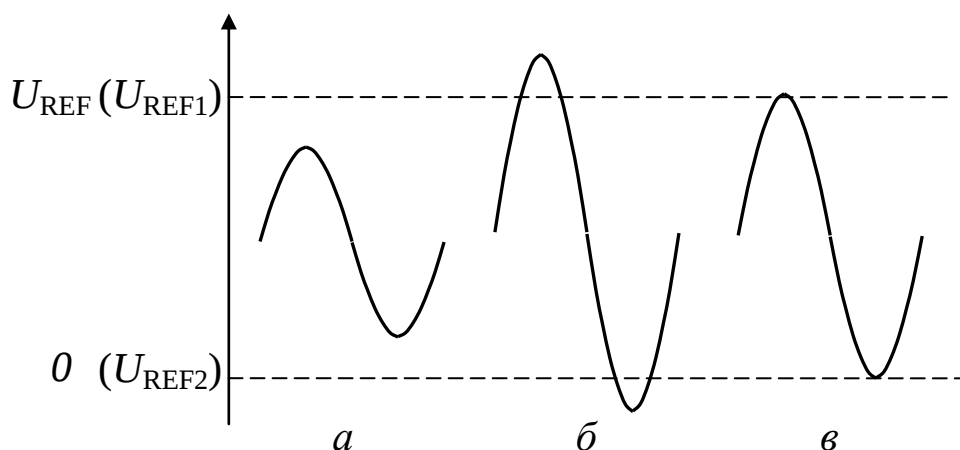


Рис.4

На рисунке 4 показаны три возможных случая соотношения динамического диапазона АЦП (от 0 до U_{REF} или от U_{REF2} до U_{REF1}) и входного сигнала. В случае а) входной сигнал меньше динамического диапазона, поэтому АЦП будет работать правильно, но не будет использовать всех своих возможностей. В случае б) входной сигнал слишком большой, поэтому часть его значений не будет преобразована. Только в случае в) АЦП действительно будет работать как n -разрядный и будет преобразовывать все значения входного сигнала. Для согласования входного сигнала с динамическим диапазоном АЦП можно применять усилители, аттенюаторы, схемы сдвига. В некоторых случаях согласование может быть достигнуто простым выбором величин опорных напряжений.

2. Цифроаналоговые преобразователи (ЦАП)

В общем случае микросхему ЦАП можно представить в виде блока (см. рис. 5), имеющего несколько цифровых входов и один аналоговый вход, а также аналоговый выход. На цифровые входы ЦАП подается n -разрядный код N , на аналоговый вход – опорное напряжение U_{REF} . Выходным сигналом чаще всего является ток $I_{ВЫХ}$ (другое обозначение – I_O), в некоторых микросхемах – напряжение $U_{ВЫХ}$ (другое обозначение – U_O). При этом выходной ток или выходное напряжение пропорциональны входному коду и опорному напряжению.

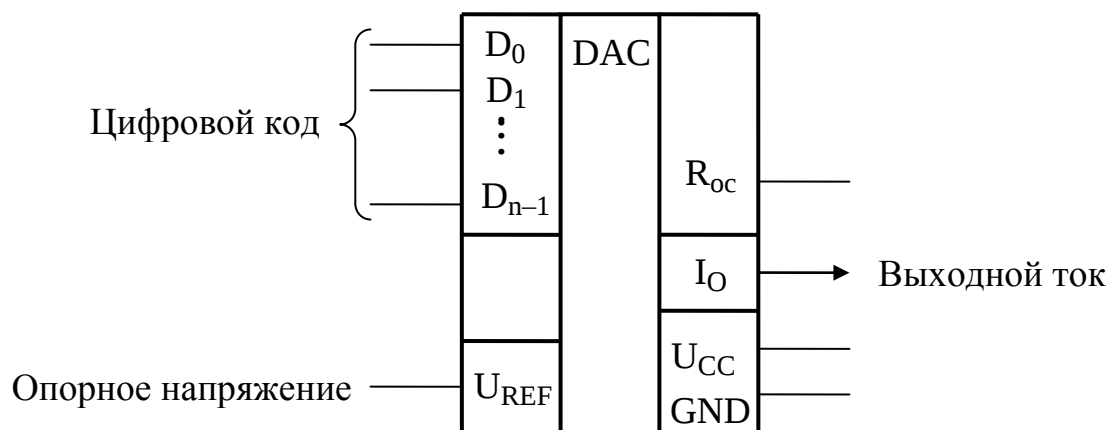


Рис. 5. Микросхема ЦАП

Для некоторых микросхем опорное напряжение должно иметь строго заданный уровень, для других допускается менять его значение в широких пределах, в том числе и изменять его полярность (положительную на отрицательную и, наоборот). ЦАП с большим диапазоном изменения опорного напряжения называется умножающим ЦАП, так как его можно легко использовать для умножения входного кода на любое опорное напряжение.

Кроме информационных сигналов, микросхемы ЦАП требуют также подключения одного или двух источников питания и общего провода. Обычно цифровые входы ЦАП обеспечивают совместимость со стандартными выходами микросхем ТТЛ.

Если ЦАП имеет токовый выход, его выходной ток преобразуется в выходное напряжение с помощью внешнего операционного усилителя и встроенного в ЦАП резистора R_{oc} , один из выводов которого выведен на внешний вывод микросхемы, как показано на рисунке 6. Поэтому, если не оговорено иное, мы будем в дальнейшем считать, что выходной сигнал ЦАП – напряжение U_O .

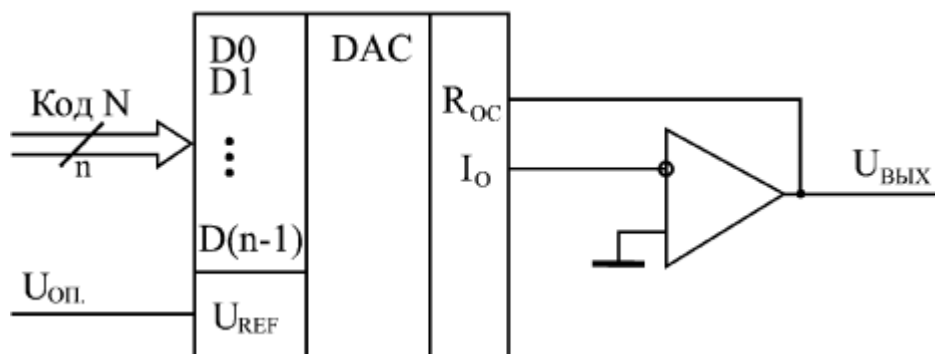


Рис. 6. Преобразование выходного тока ЦАП в выходное напряжение

Суть преобразования входного цифрового кода в выходной аналоговый сигнал довольно проста. Она состоит в суммировании нескольких токов (по числу разрядов входного кода), каждый последующий из которых вдвое больше предыдущего. Для получения этих токов используются или транзисторные источники тока, или резистивные матрицы, коммутируемые транзисторными ключами.

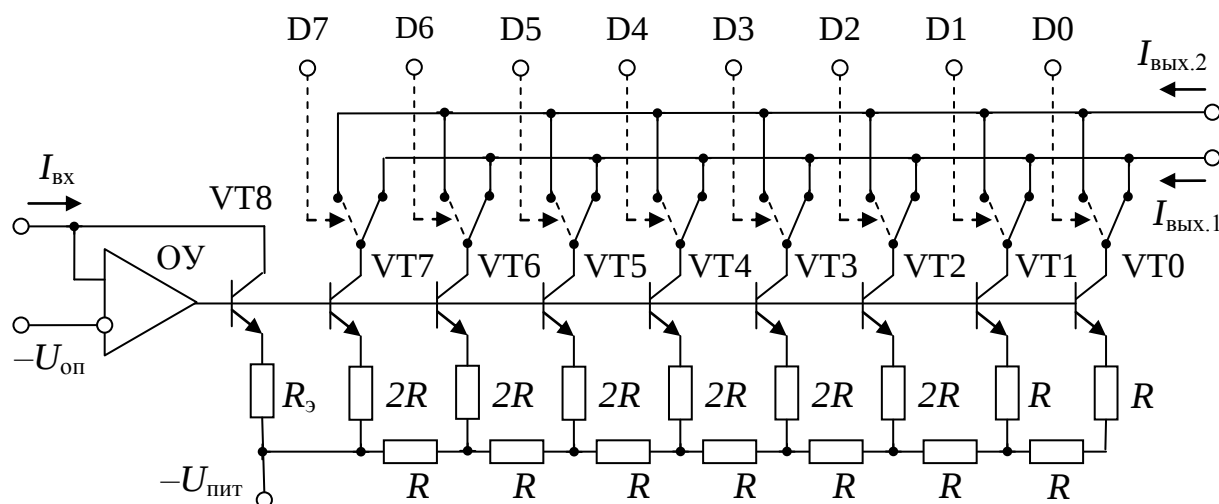


Рис. 7

На рисунке 7 изображена схема 8-разрядного ЦАП с коммутацией двоично-взвешенных токов. Каждый из них соответствует одному разряду входного кода. Эти токи коммутируются либо на выход $I_{\text{вых}1}$, либо на общую шину $I_{\text{вых}2}$. Возможно несколько способов получения двоично-взвешенных токов, соответствующих разным разрядам. Способ, показанный на рисунке 7, заключается в использовании резисторной матрицы типа R - $2R$ в эмиттерных цепях транзисторов $VT0 \dots VT7$. Ток коллектора $VT7$ соответствует старшему разряду, ток транзистора $VT6$ вдвое меньше и т. д. Ток транзистора $VT0$ – это ток младшего разряда. Транзистор $VT8$ служит для стабилизации разрядных токов и привязки их значений к входному току $I_{\text{вх}}$, который определяется внешней цепью, состоящей из источника опорного напряжения и токозадающего резистора. Операционный усилитель управляет базовой шиной всех транзисторов, обеспечивая групповую стабилизацию токов транзисторов.

Если k -й цифровой вход имеет высокий логический уровень, то ток соответствующего ему транзистора VT_k замыкается на выходную

шину. Таким образом, выходной ток $I_{\text{ВЫХ}}$ определяется суммой отдельных токов в соответствии с выражением

$$I_{\text{ВЫХ}} = D_7 I_{\text{VT7}} + D_6 I_{\text{VT6}} + D_5 I_{\text{VT5}} + D_4 I_{\text{VT4}} + D_3 I_{\text{VT3}} + D_2 I_{\text{VT2}} + D_1 I_{\text{VT1}} + D_0 I_{\text{VT0}},$$

где D_k характеризует состояние цифрового входа.

В микросхеме ЦАП, который исследуется в данной работе, ток старшего разряда I_{VT7} равен половине входного (опорного) тока $I_{\text{ВХ}}$, и выражение для выходного тока можно переписать в другом виде:

$$I_{\text{ВЫХ}} = (D_7 \cdot 2^7 + D_6 \cdot 2^6 + D_5 \cdot 2^5 + D_4 \cdot 2^4 + D_3 \cdot 2^3 + D_2 \cdot 2^2 + D_1 \cdot 2^1 + D_0 \cdot 2^0) \frac{I_{\text{ВХ}}}{2^8}.$$

Максимальный выходной ток при входном коде 11111111 равен

$$I_{\text{ВЫХ.макс}} = \frac{2^8 - 1}{2^8} I_{\text{ВХ}} = \frac{255}{256} I_{\text{ВХ}}.$$

Суммарный ток $I_{\text{ВЫХ}}$ от всех ключей создает на выходе операционного усилителя напряжение $U_{\text{ВЫХ}} = I_{\text{ВЫХ}} \cdot R_{\text{ОС}}$. Таким образом, выходное напряжение ЦАП связано с входным кодом $D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0$:

$$U_{\text{ВЫХ}} = (D_7 \cdot 2^7 + D_6 \cdot 2^6 + D_5 \cdot 2^5 + D_4 \cdot 2^4 + D_3 \cdot 2^3 + D_2 \cdot 2^2 + D_1 \cdot 2^1 + D_0 \cdot 2^0) \frac{I_{\text{ВХ}} R_{\text{ОС}}}{2^8}.$$

3. Программа исследований и порядок работы (задание).

Ниже приведены данные для выполнения лабораторной работы.

Таблица

Варианты заданий

Вариант	Форма входного сигнала	Частота F , Гц	Время нарастания t_1 , %	Амплитуда U_m , В	Смещение $U_{\text{см}}$, В	Размер кванта ΔU , В	Входной ток ЦАП $I_{\text{ВХ}}$, мА
1	Синусоид.	100		2	0	0,02	1,024
2	Треугольн.	125	25	2	0	0,02	1,28
3	Синусоид.	80		2	3	0,02	2,048
4	Треугольн.	100	40	3	3	0,03	1,00
5	Синусоид.	125		2	0	0,02	0,64
6	Треугольн.	50	20	3	0	0,03	1,024
7	Синусоид.	100		2	3	0,02	1,28

Вариант	Форма входного сигнала	Частота F , Гц	Время нарастания t_1 , %	Амплитуда U_m , В	Смещение $U_{см}$, В	Размер кванта ΔU , В	Входной ток ЦАП $I_{вх}$, мА
8	Треугольн.	80	80	2	2	0,02	2,048
9	Синусоид.	50		4	0	0,04	1,00
10	Треугольн.	100	60	2	0	0,02	0,64
11	Синусоид.	200		3	3	0,03	1,024
12	Треугольн.	50	75	2	3	0,02	1,28
13	Синусоид.	80		2	0	0,02	2,048
14	Треугольн.	200	40	3	0	0,02	1,00
15	Синусоид.	100		2	4	0,03	0,64

3.1. Расчет и настройка схемы аналого-цифрового и цифро-аналогового преобразователей

Собрать на рабочем столе программы **Electronics Workbench** установку согласно рисунку 8. Микросхемы 8-разрядного аналого-цифрового преобразователя ADC и 8-разрядного цифро-аналогового преобразователя с токовым выходом DAC-I находятся в магазине **Mixed ICs**. Модели обоих преобразователей следует принять по умолчанию **ideal**.

Если входной сигнал – однополярный, т. е. со смещением, то для АЦП требуется только одно опорное напряжение $U_{оп1} = 255 \cdot \Delta U$. Это напряжение должно перекрыть максимальное значение входного сигнала, равное $U_{см} + U_m$. Второе опорное напряжение $U_{оп2} = 0$.

Если же входной сигнал – двуполярный, т. е. без смещения, требуются два разнополярных опорных источника:

$$U_{оп1} = 127,5 \cdot \Delta U \text{ и } U_{оп2} = -127,5 \cdot \Delta U.$$

Для проверки установок следует подать на аналоговый вход VIN микросхемы АЦП постоянное напряжение, значение которого на величину кванта ΔU выше середины динамического диапазона $U_{оп2} \dots U_{оп1}$. При этом на выходе АЦП должен появиться код 10000000, т. е. засветиться только индикатор старшего разряда.

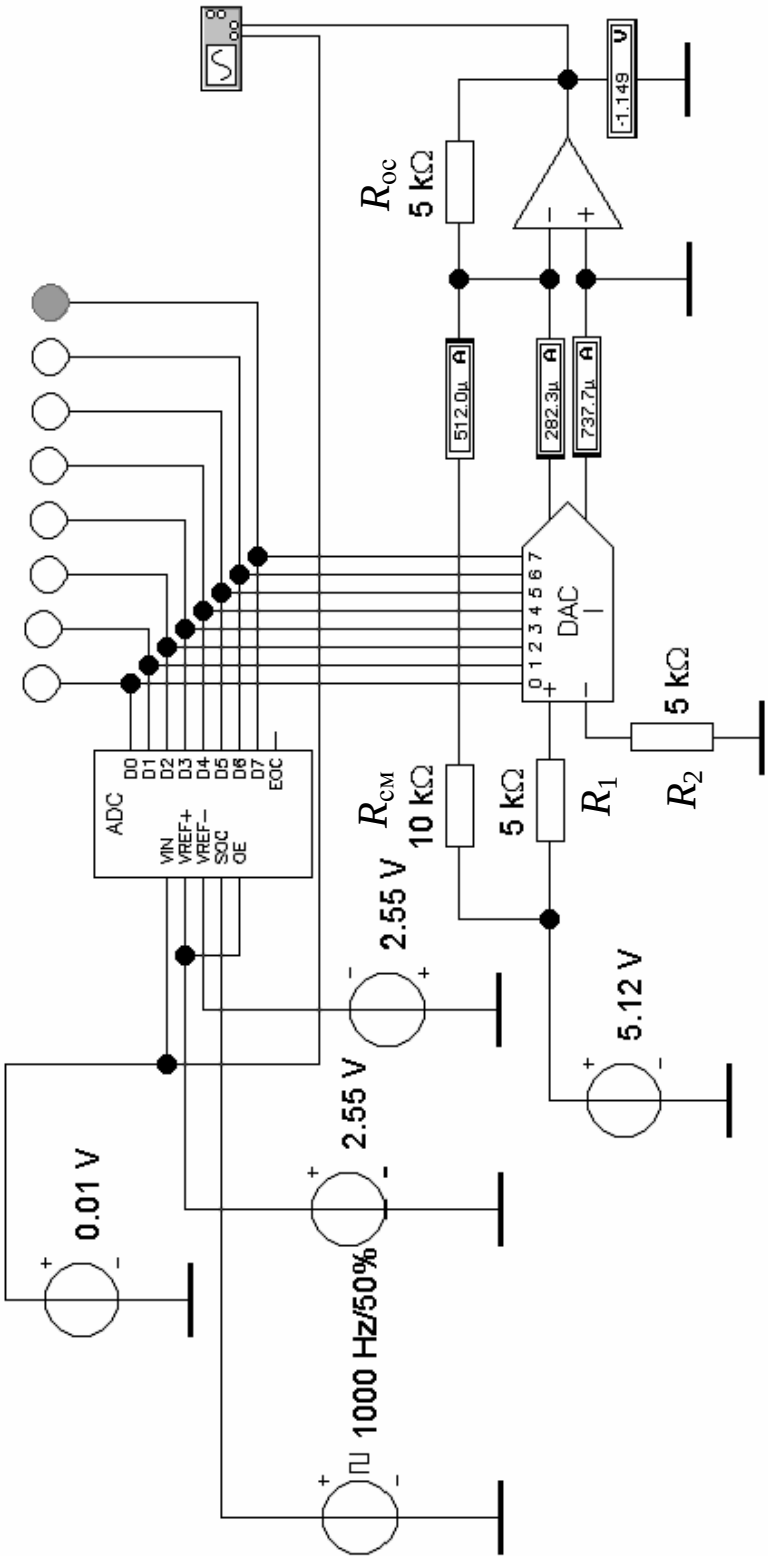


Рис. 8. Схема для настройки АЦП и ЦАП

Опорный источник $U_{\text{оп.цап}}$ должен обеспечить заданный входной ток ЦАП $I_{\text{вх}} = \frac{U_{\text{оп.цап}}}{R_1}$. Сопротивление R_1 можно выбрать произвольно, например, 5 кОм. Сопротивление $R_2 = R_1$.

Если входной сигнал – однополярный, цепь тока смещения, показанная на рисунке 8, не нужна. Сопротивление $R_{\text{ос}}$ обеспечивает связь выходного напряжения ОУ с выходным током ЦАП:

$$U_{\text{вых}} = I_{\text{вых}} \cdot R_{\text{ос}}.$$

Для того, чтобы обеспечить совпадение значений напряжений на входе АЦП и на выходе ЦАП, сопротивление $R_{\text{ос}}$ должно удовлетворять условию:

$$I_{\text{вх}} \cdot R_{\text{ос}} = U_{\text{оп1}}.$$

Если входной сигнал – двуполярный, сопротивление $R_{\text{ос}}$ должно соответствовать условию:

$$I_{\text{вх}} \cdot R_{\text{ос}} = U_{\text{оп1}} - U_{\text{оп2}}.$$

Кроме того, необходимо создать ток смещения, который сдвигает выходное напряжение ЦАП в область отрицательных значений на величину $I_{\text{см}} \cdot R_{\text{ос}}$. Для того, чтобы выходное напряжение переходило через нулевой уровень при смене цифрового кода 01111111 на 10000000, ток смещения должен быть равным $I_{\text{см}} = \frac{127,5}{256} I_{\text{вх}}$.

Ток $I_{\text{см}}$ определяется резистором $R_{\text{см}}$:

$$I_{\text{см}} = \frac{U_{\text{оп.цап}}}{R_{\text{см}}},$$

откуда можно найти сопротивление $R_{\text{см}}$.

3.2. Исследование аналого-цифрового и цифро-аналогового преобразователей в динамическом режиме

Подключить ко входу АЦП функциональный генератор (см. рис. 9) и установить на нем форму и параметры входного сигнала:

- для синусоидального напряжения – частоту F , амплитуду $U_{\text{м}}$ и смещение (**Offset**) $U_{\text{см}}$;
- для треугольного напряжения – частоту F , длительность t_1 фронта нарастания (**Duty cycle**) в % от периода T , амплитуду $U_{\text{м}}$ и смещение (**Offset**) $U_{\text{см}}$.

Рис. 9. Схема моделирования преобразований сигнала

Рассчитать требуемую частоту $f_{т.и}$ генератора тактовых импульсов (ГТИ), которая может обеспечить достаточную скорость оцифровки аналогового сигнала на самом крутом участке его колебаний. У синусоидального напряжения наибольшая крутизна равна $2\pi F U_m$. За один такт напряжение не должно измениться более, чем на один квант, т. е. $2\pi F U_m f_{т.и} \leq \Delta U$. Отсюда $f_{т.и} \geq \frac{2\pi F U_m}{\Delta U}$.

У треугольного напряжения более крутым участком будет тот фронт (положительный t_1 или отрицательный t_2), который короче половины периода T . Наибольшая крутизна равна $\frac{2U_m}{t_{\min}}$. Поэтому

$f_{т.и} \geq \frac{2U_m}{\Delta U \cdot t_{\min}}$. Например, для варианта (рис. 9) $U_m = 2$ В, $\Delta U = 0,02$ В,

$t_{\min} = 2,5$ мс требуется тактовая частота $f_{т.и} \geq 80$ кГц.

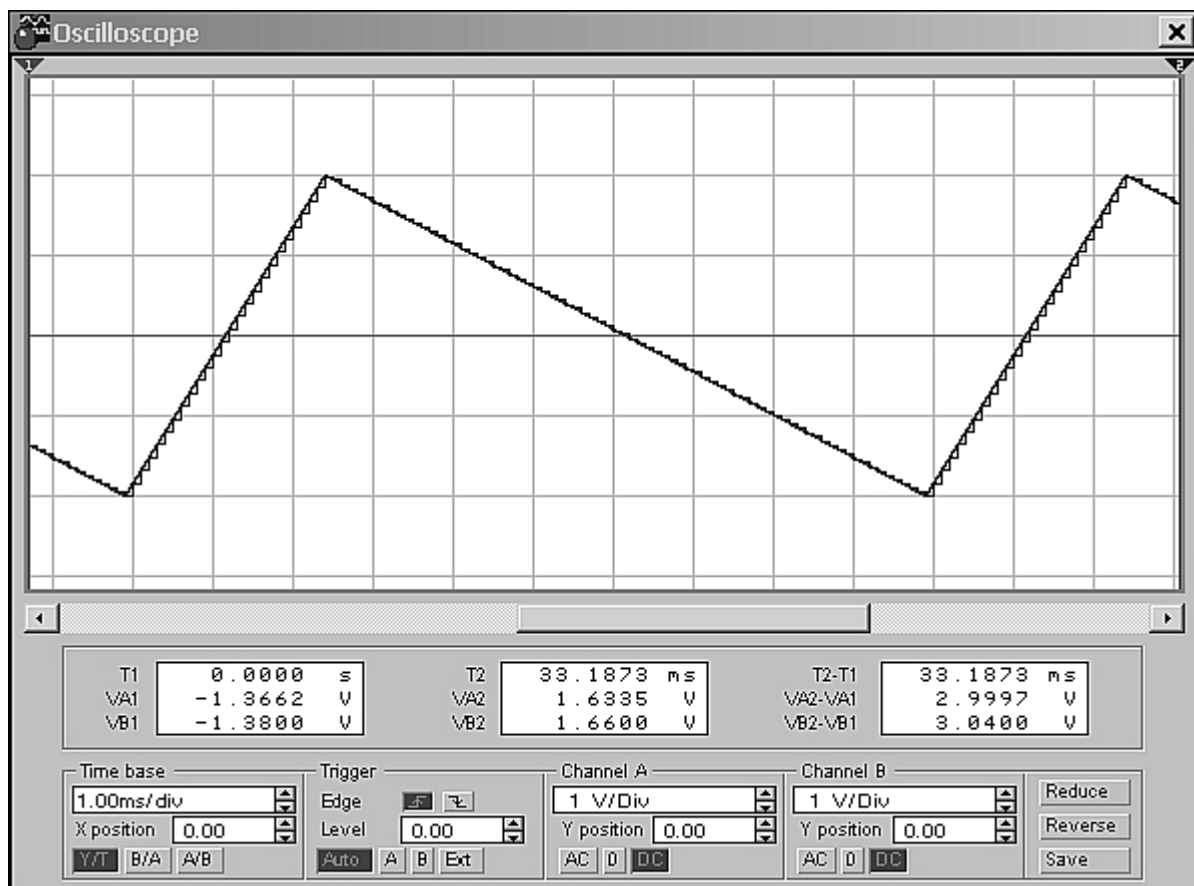


Рис. 10. Осциллограммы входного и выходного сигналов

Выполнить моделирование аналого-цифрового и цифро-аналогового преобразований заданного сигнала при расчетном

значении тактовой частоты $f_{т.и}$ и на частоте, в 8 – 10 раз ниже расчетной. На рисунке 10 видно, что при тактовой частоте 10 кГц, что в 8 раз меньше требуемой, на более крутом восходящем участке восстановленного напряжения наблюдаются ступеньки высотой в 8 квантов, т. е. 0,16 В.

4. Контрольные вопросы

1. Чем определяется погрешность цифрового представления сигнала на выходе АЦП?
2. В чем заключается принцип аналого-цифрового преобразования сигнала методом последовательных приближений?
3. Какие преимущества и недостатки имеет АЦП параллельного типа по сравнению с АЦП последовательного приближения?
4. Из каких соображений выбирают источники опорных напряжений для АЦП параллельного типа?
5. Как обосновать оптимальное значение частоты тактовых импульсов для АЦП параллельного типа?
6. На каком принципе основано преобразование двоичного кода в аналоговый сигнал в ЦАП с токовым выходом?
7. Каким образом выходной ток микросхемы ЦАП преобразуется в пропорциональное ему напряжение?
8. Для чего к выходному току ЦАП добавляют дополнительный постоянный ток? Как рассчитывают его величину?

5. Содержание отчёта

Отчёт должен содержать:

- 1) титульный лист;
- 2) наименование работы и цель исследований;
- 3) результаты расчета компонентов аналого-цифрового и цифро-аналогового преобразователей и тестирования устройства в статическом режиме;
- 4) осциллограммы моделирования аналого-цифрового и цифро-аналогового преобразований сигнала в динамическом режиме при расчетной частоте тактовых импульсов;
- 5) осциллограммы моделирования аналого-цифрового и цифро-аналогового преобразований сигнала при пониженной частоте тактовых импульсов.

