

Московский государственный технический университет
имени Н. Э. Баумана

Кафедра электротехники и промышленной электроники

Домашнее задание № 2
по курсу « Электротехника и электроника »
на тему «Проектирование комбинационного логического устройства
цифровой электронной техники»

Вариант № 55

Выполнил: студент Пальников С. Д.
группа СМ6-69____

Проверил: доцент Мисеюк О.И.

Дата сдачи работы на проверку _____

Оценка_____

Москва 2026 г.

Цель работы: освоение методов синтеза сложного комбинационного логического устройства с использованием различных способов минимизации, применяя для этого различные логические элементы и схемы.

Задание

1. Составить таблицу истинности для логической функции с четырьмя логическими переменными и одной выходной функцией для своего варианта (см. таблицу приложение 1).

Для этого следует перевести значение заданной выходной величины Q, представленной в шестнадцатеричной системе счисления, в двоичную систему и записать в таблицу истинности. Причем младший разряд полученного двоичного числа записывается в младший (верхняя строка) разряд таблицы истинности.

2. Записать уравнение, связывающее входные и выходные сигналы, в совершенной дизъюнктивной нормальной форме (СДНФ). Провести принципиальный синтез логической схемы с четырьмя входами (0 - 3) и одним выходом, реализующую таблицу истинности по пункту 1, с использованием простых логических элементов: И, ИЛИ, НЕ.

3. Минимизировать полученное выражение в совершенной дизъюнктивной нормальной форме (СДНФ) к минимизированной дизъюнктивной нормальной форме (ДНФ) с использованием карт Карно - Вейча. Записать полученное логическое уравнение.

4. Изобразить логическую схему, соответствующую минимизированному уравнению, в базисе И, ИЛИ, НЕ.

5. Перевести минимизированное уравнение в базис И – НЕ. На основании этого уравнения построить электрическую принципиальную схему устройства.

6. Провести принципиальный синтез логической схемы с четырьмя входами (0 - 3) и одним выходом, реализующую таблицу истинности по пункту 1, с использованием дешифратора и логических микросхем.

7. Провести моделирование спроектированного устройства в базисе И-НЕ с использованием программной среды Multisim и сравнить полученные таблицы истинности и минимизированные уравнения устройства с данными, полученными в п.3 задания.

Таблица 1. Исходные данные

№ Варианта	Шестнадцатеричный код
55	AE69

Решение

1. Заполнение таблицы истинности

Переведём шестнадцатеричный код в двоичный, а после занесём код в таблицу истинности:

$$AE69_{16} = 1010\ 1110\ 0110\ 1001_2$$

Запишем это число в таблицу истинности, начиная с младшего разряда:

Таблица 2. Таблица истинности

	A	B	C	D	Q
0	0	0	0	0	1
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	0
15	1	1	1	1	1

2. Уравнение в СДНФ

Запишем уравнение, связывающее входные и выходные сигналы, в совершенной дизъюнктивной нормальной форме (СДНФ):

$$\bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + A\bar{B}\bar{C}D + A\bar{B}C\bar{D} + A\bar{B}CD + AB\bar{C}D + \\ + ABCD = 1$$

Используя программу Multisim, построим логическую схему с использованием простых логических элементов.

Для этого повторим нашу таблицу истинности в логический конвертор -рис. 1

И построим на основе этой таблицы логическую схему – рис. 2

Logic converter-XLC1

Out ☐

Conversions

☐ \rightarrow $\overline{10|1}$
☐ $\overline{10|1} \rightarrow A|B$
☐ $\overline{10|1} \xrightarrow{\text{SIMP}} A|B$
☐ $A|B \rightarrow \overline{10|1}$
☐ $A|B \rightarrow$ ☐
☐ $A|B \rightarrow \text{NAND}$

	A	B	C	D	E	F	G	H	
000	0	0	0	0					1
001	0	0	0	1					0
002	0	0	1	0					0
003	0	0	1	1					1
004	0	1	0	0					0
005	0	1	0	1					1
006	0	1	1	0					1
007	0	1	1	1					0
008	1	0	0	0					0
009	1	0	0	1					1
010	1	0	1	0					1
011	1	0	1	1					1
012	1	1	0	0					0
013	1	1	0	1					1
014	1	1	1	0					0
015	1	1	1	1					1

$A'B'C'D' + A'B'CD + A'BC'D + A'BCD' + AB'C'D + AB'CD' + AB'CD + ABC'D + ABCD$

Рис. 1 таблица истинности в программе Multisim

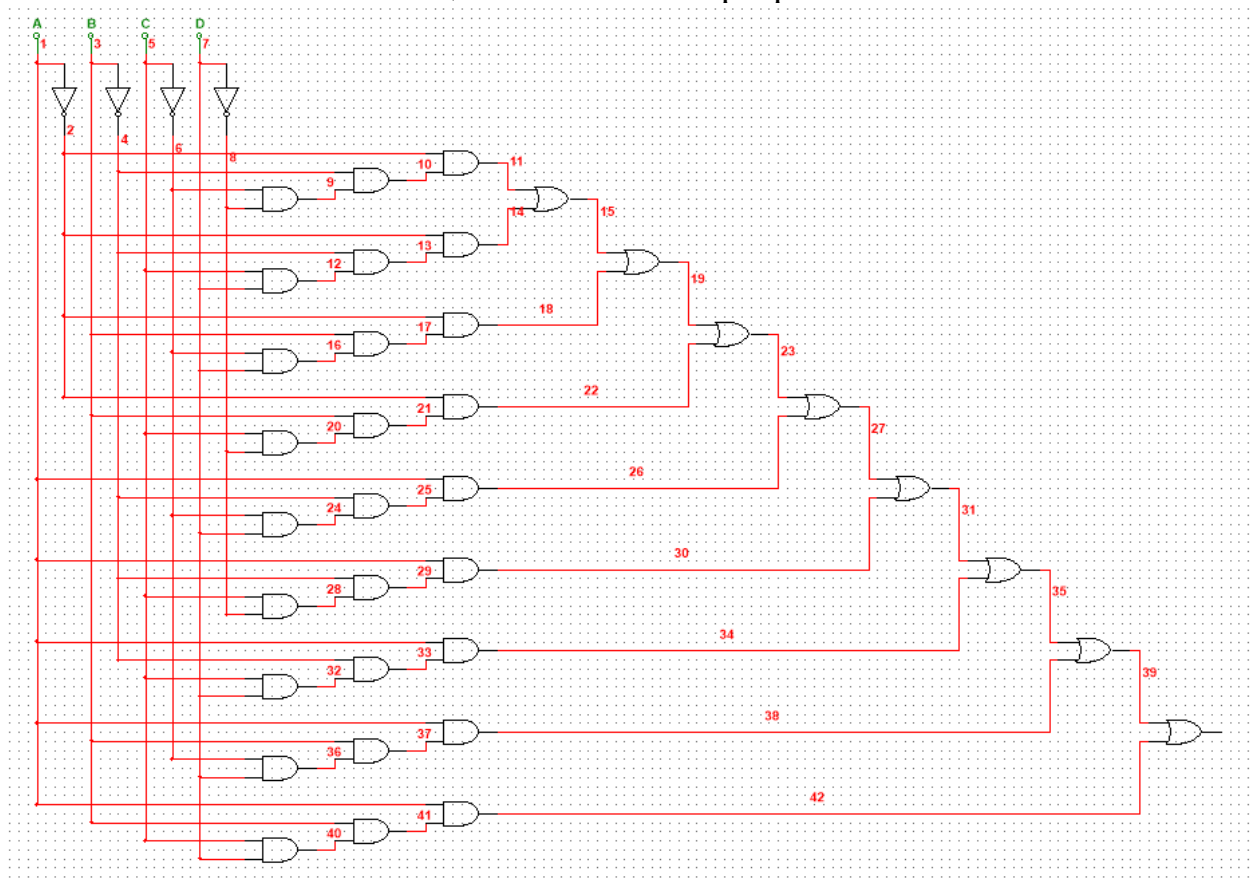


Рис. 2 Логическая схема таблицы истинности

3. Минимизация выражения

Минимизируем полученное выражение при помощи карты Карно-Вейча:

Таблица 2. Карта Карно-Вейча.

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1		1	
$\bar{A}B$		1		1
AB		1	1	
$A\bar{B}$		1	1	1

Запишем полученное логическое выражение в минимизированной дизъюнктивной нормальной форме (ДНФ):

$$\bar{A}\bar{B}\bar{C}\bar{D} + B\bar{C}D + \bar{A}B\bar{C}\bar{D} + AD + \bar{B}CD + A\bar{B}C\bar{D} = Q$$

Проверим наше минимизированное логическое выражение используя программу Multisim Рис. 3

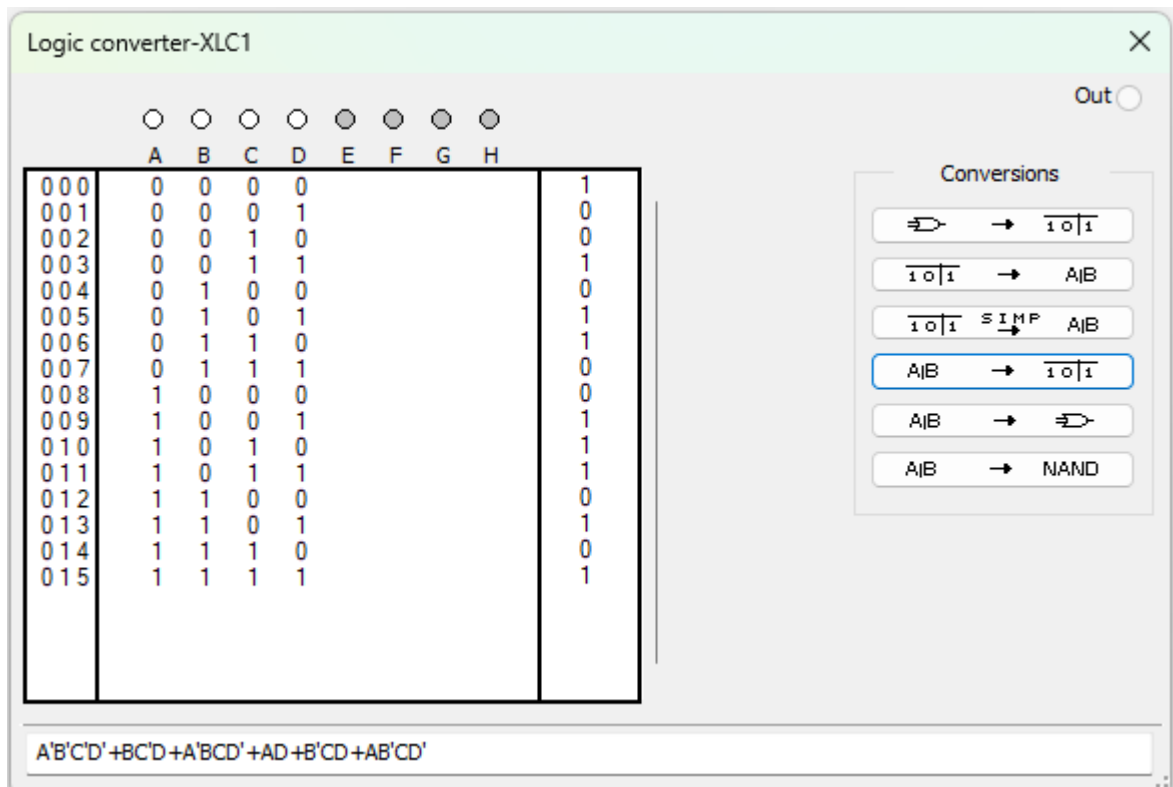


Рис. 3 Упрощение логического выражения в Multisim

Таблица истинности выражения совпадает с таблицей истинности изначального выражения (таблица 2).

4. Схема, соответствующая минимизированному уравнению, в базисе И, ИЛИ, НЕ

Из полученного минимизированного выражения построим схему, используя программу Multisim Рис. 4

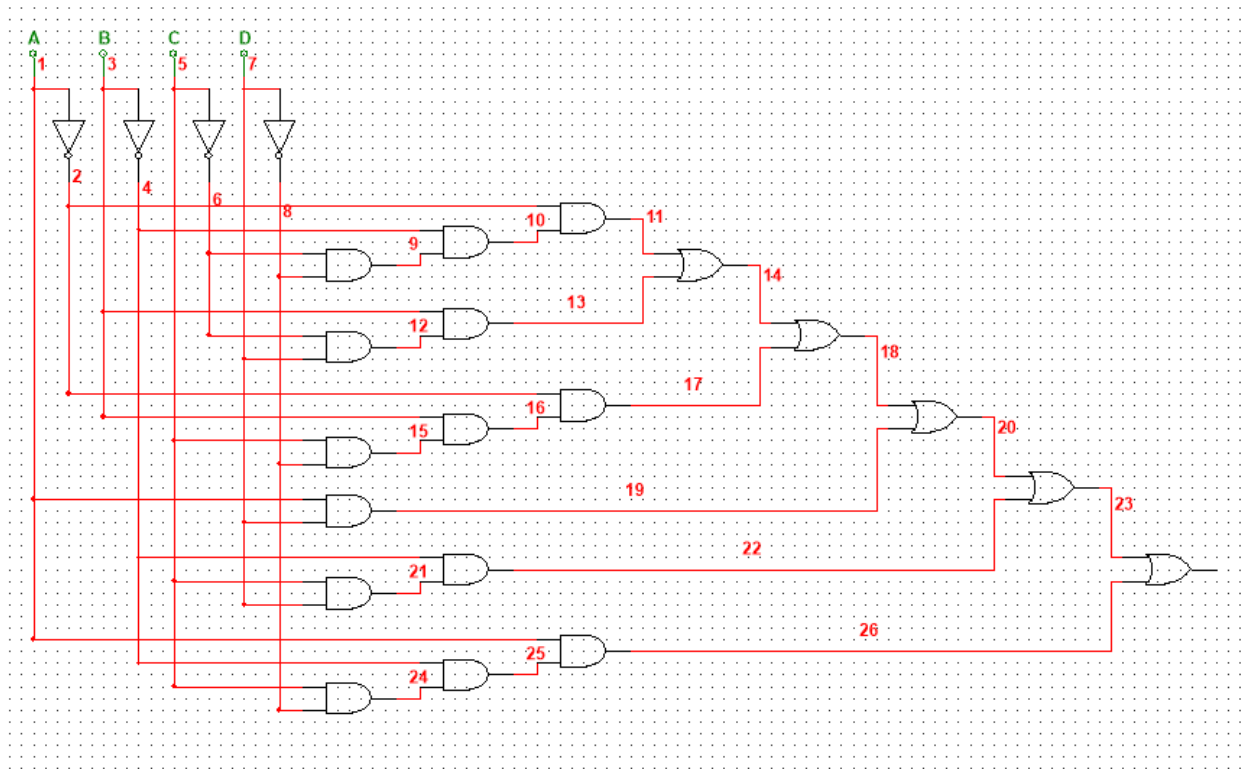


Рис. 4 логическая схема в минимизированной дизъюнктивной нормальной форме

5. Синтез схемы в базисе И-НЕ

Для того, чтобы перейти к базису И-НЕ, применим следующие действия:

1. Используем двойное отрицание: $A = \overline{\overline{A}}$;
2. Воспользуемся теоремой Де Моргана: $\overline{A + B + C} = \overline{A} \cdot \overline{B} \cdot \overline{C}$;

тогда:

$$\begin{aligned} \overline{\overline{A} \overline{B} \overline{C} \overline{D} + B \overline{C} \overline{D} + \overline{A} B \overline{C} \overline{D} + A D + \overline{B} C D + A \overline{B} C \overline{D}} &= Q \\ \overline{\overline{A} \overline{B} \overline{C} \overline{D} + B \overline{C} \overline{D} + \overline{A} B \overline{C} \overline{D} + A D + \overline{B} C D + A \overline{B} C \overline{D}} &= Q \\ \overline{\overline{A} \overline{B} \overline{C} \overline{D}} * \overline{B \overline{C} \overline{D}} * \overline{\overline{A} B \overline{C} \overline{D}} * \overline{A D} * \overline{\overline{B} C D} * \overline{A \overline{B} C \overline{D}} &= Q \end{aligned}$$

6. Синтез логической системы с использованием дешифратора и логических микросхем

Составим логическую схему с дешифратором, которая будет удовлетворять таблице истинности.

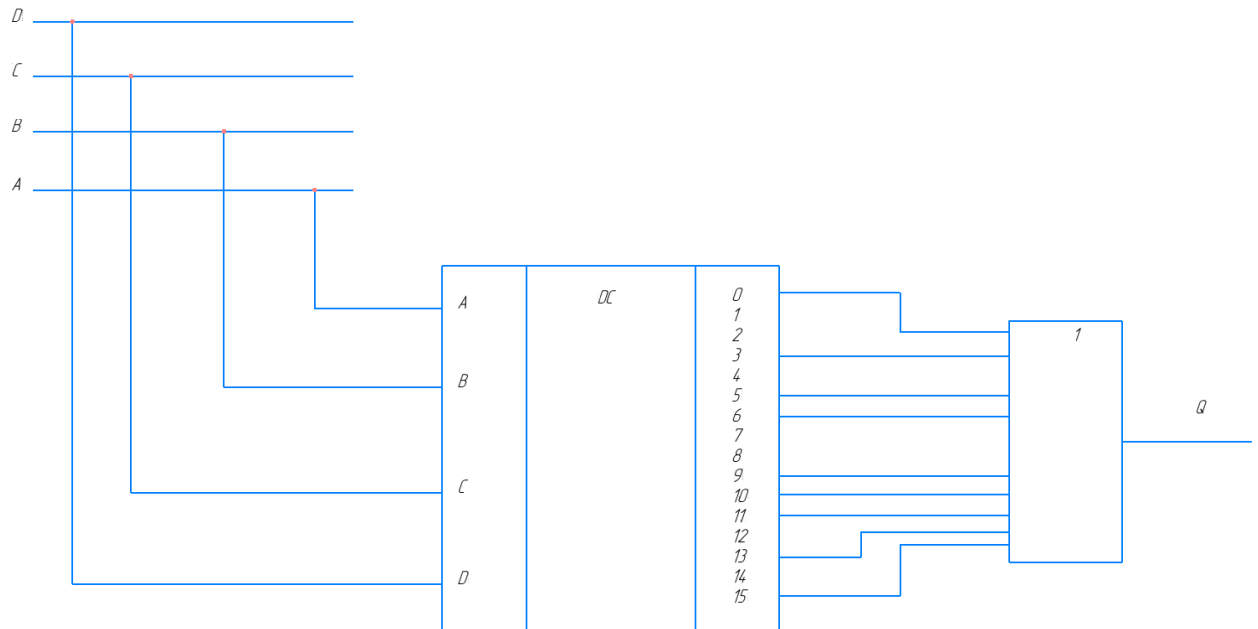


Рис. 5 Логическая схема с дешифратором.

8. Моделирование спроектированного устройства в базисе И-НЕ с использованием программной среды Multisim

Смоделируем полученную схему в базисе И-Не используя программу Multisim.

Проверим нашу систему в новом базисе таблицей истинности Рис 6.

Logic converter-XLC2									
	A	B	C	D	E	F	G	H	
000	0	0	0	0					1
001	0	0	0	1					0
002	0	0	1	0					0
003	0	0	1	1					1
004	0	1	0	0					0
005	0	1	0	1					1
006	0	1	1	0					1
007	0	1	1	1					0
008	1	0	0	0					0
009	1	0	0	1					1
010	1	0	1	0					1
011	1	0	1	1					1
012	1	1	0	0					0
013	1	1	0	1					1
014	1	1	1	0					0
015	1	1	1	1					1

$$((A'B'C'D)'(BC'D)'(A'BCD')(AD)'(B'CD)'(AB'CD'))'$$

Рис. 6 таблица истинности выражения в базисе И-Не

Построим логическую схему нашего уравнения в базисе И-Не. Рис. 7

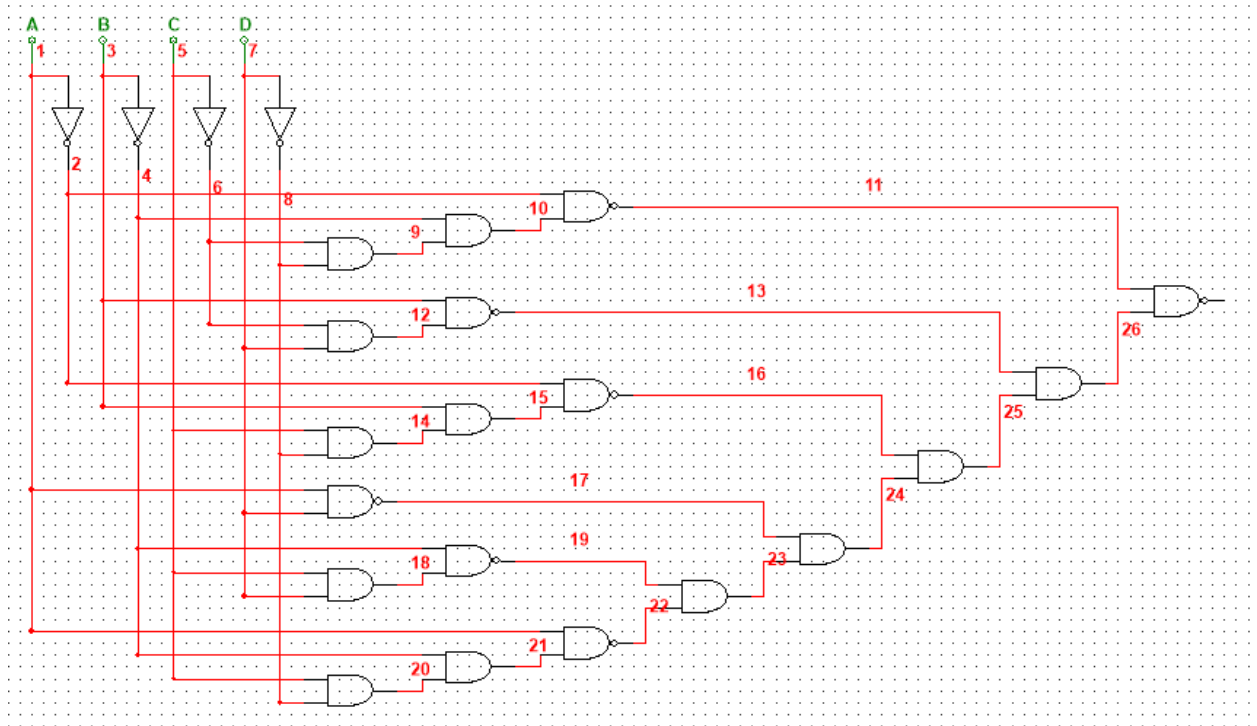


Рис. 7 Логическая схема в базисе И-Не.

Выводы:

При сравнении с таблицей истинности (Таблица 2) получаемых результатов на схеме и ДНФ (Рис.3) с рассчитанными выше ошибок обнаружено не было. И при переводе в базис И-НЕ таблица истинности так же совпала. Следовательно, все выражения и схемы были составлены верно.

Литература

- 1.Электротехника и электроника. Учебник для вузов. Книга 3 / Под редакцией В.Г.Герасимова. - М.: Энергоатомиздат, 2000.
2. Забродин Ю.С. Промышленная электроника. М.:В.Ш., 1982г.
3. Токхейм Р. Основы цифровой электроники. М.: Мир, 1988г.